

UNIVERSIDAD AUTONOMA DE MADRID

ESCUELA POLITECNICA SUPERIOR



**Grado en Ingeniería de Tecnologías y Servicios de
Telecomunicación**

TRABAJO FIN DE GRADO

**DISEÑO Y CONSTRUCCIÓN DE UN CONVERTIDOR
FULL-BRIDGE PARA LA CONVERSIÓN DE CORRIENTE
CONTINUA A CORRIENTE ALTERNA**

Jesús Romano Díaz
Tutor: Alberto Sánchez González
Ponente: Ángel de Castro Martín

Junio 2019

DISEÑO Y CONSTRUCCIÓN DE UN CONVERTIDOR FULL-BRIDGE PARA LA CONVERSIÓN DE CORRIENTE CONTINUA A CORRIENTE ALTERNA

**AUTOR: Jesús Romano Díaz
TUTOR: Alberto Sánchez González
PONENTE: Ángel de Castro Martín**

Trabajo realizado en el grupo

The logo for HCTLab, featuring the letters 'HCT' in a bold, black, sans-serif font, followed by 'Lab' in a red, stylized, rounded font.

Hardware & Control Technology Laboratory

**Escuela Politécnica Superior
Universidad Autónoma de Madrid
Junio de 2019**

Resumen

Actualmente, se está dedicando mucho esfuerzo y dinero en el desarrollo de las energías renovables ya que son una fuente ilimitada de energía que no contamina el medio ambiente. Para poder transportar la energía eléctrica desde los generadores hasta el destino donde se utilizará, es necesario transformarla en varios puntos de la red eléctrica. Estos dispositivos son llamados convertidores de potencia. En particular, en los paneles solares o aerogeneradores es necesario un convertidor de potencia que convierta de corriente continua a corriente alterna. Uno de los convertidores más usados para este fin, debido a sus múltiples ventajas, es el Full-Bridge o puente completo.

En este Trabajo Fin de Grado (TFG) se diseñará, construirá y probará un convertidor Full-Bridge. Dado que la transmisión de energía en la red eléctrica se realiza en configuración trifásica, se ha diseñado el convertidor en trifásica. Se ha centrado en diseñar la etapa de potencia del Full-Bridge, pero también se diseñará una etapa de sensado. Entre ambas etapas dispondremos de aislamiento galvánico.

En este TFG se hará una amplia búsqueda de elementos que cumplan las especificaciones de diseño. Una vez comprado todos los componentes, nos centraremos en construir todo el convertidor, para ello será necesario realizar un esquemático, generar un *layout* y rutar las huellas de los componentes. Posteriormente se soldarán todos los elementos con el circuito impreso fabricado.

Finalmente se han realizado diversas pruebas para corroborar el funcionamiento del circuito impreso. También se ha hecho una comparativa con un modelo teórico para comprobar las diversas diferencias. Observaremos que el circuito impreso funciona correctamente y cumple las especificaciones de diseño.

Palabras clave

Convertidor de potencia, circuito impreso, corriente alterna, corriente continua, electrónica de potencia.

Abstract

Nowadays, a considerable amount of effort and money is being dedicated to renewable energy development. This is due to the fact that it constitutes an unlimited energy source which does not pollute the environment. In order to be able to transfer electrical energy from generators to the destiny where it will be used, it is necessary to transform it in several points of the electrical network. These devices are called “power converters”. Particularly, solar panels and wind turbines require a power converter which converts direct current to alternating current. One of the most used converters for this purpose, because of its multiple advantages, is the Full-Bridge converter.

A Full-Bridge converter has been designed, built and tested in this End-of-Degree Project (EDP). Energy transmission in electrical networks is developed in a three-phase configuration, so the Full-Bridge converter from this EDP has been designed following this kind of configuration. This project was focused on designing the power stage, but the sensing stage was also developed. Galvanic isolation was used between both stages (power and sensing).

In this EDP there will be a wide search for elements that meet the design specifications. Once all the items needed were bought, we focused on building the converter. Therefore, it was needed to carry out a schematic to generate a layout and to route the component's marks. Afterwards, all the elements were welded to the manufactured printed circuit.

The last part involved several tests in order to ensure the proper functioning of the printed circuit. A comparison with a theory model was also made to expose the differences between them. All in all, we may observe that the printed circuit works correctly, and it meets the design requirements.

Keywords

Power converter, printed circuit, direct current, alternating current, power electronic

Agradecimientos

Me gustaría comenzar este Trabajo de Fin de Grado agradeciendo a todas aquellas personas que me han ayudado a llegar hasta aquí durante todos estos años.

A mi familia y a mi novia Rocío, por apoyarme día tras día y estar siempre ahí.

A mis amigos, Lucas, Cristian, Jorge, Davicillo, Rosu y Mate por hacer más ameno el camino y ayudarme en todo lo posible.

A mi ponente Ángel, por ayudarme siempre que lo he necesitado y por último y no menos importante a mi tutor, Alberto. Muchas gracias por dedicarme tanto tiempo en un año tan ajetreado.

INDICE DE CONTENIDOS

1	Introducción.....	1
1.1	Motivación.....	1
1.2	Objetivos.....	1
1.3	Organización de la memoria.....	2
2	Estado del arte.....	3
2.1	Análisis del convertidor.....	3
2.1.1	Especificaciones del diseño.....	9
3	Diseño del convertidor Full-Bridge.....	11
3.1	Etapa de potencia.....	11
3.1.1	Elección de MOSFETs.....	12
3.1.2	Elección del <i>driver</i>	13
3.1.3	Tensiones auxiliares.....	16
3.1.4	Elección de la bobina.....	17
3.2	Etapa de sensado.....	18
3.2.1	Sensado de tensión.....	20
3.2.2	Sensado de corriente.....	22
3.3	Coste de materiales.....	24
4	Integración.....	25
4.1	Esquemático.....	25
4.2	Rutado.....	25
4.3	Construcción.....	28
5	Pruebas, comparativa y resultados.....	31
5.1	Distribución del circuito.....	31
5.2	Pruebas de potencia.....	32
5.3	Comparativa entre Full-Bridge teórico y práctico.....	33
5.4	Pruebas de sensado de corriente.....	35
5.5	Pruebas de sensado de tensión.....	37
6	Conclusiones.....	39
6.1	Trabajo futuro.....	39
	Referencias.....	41
	Glosario.....	43
	Anexos.....	- 1 -
A	Esquemáticos.....	- 1 -
B	Rutado.....	- 3 -
C	Fabricación.....	- 7 -
D	Simulación Simulink.....	- 9 -

INDICE DE FIGURAS

FIGURA 1: TOPOLOGÍA FULL-BRIDGE MONOFÁSICA.....	4
FIGURA 2: CORRIENTE EN UN CONVERTIDOR FULL-BRIDGE EN EL ESTADO 1	5
FIGURA 3: CORRIENTE EN UN CONVERTIDOR FULL-BRIDGE EN EL ESTADO 2	6
FIGURA 4: EJEMPLO DE 75% DE <i>DUTY CYCLE</i>	7
FIGURA 5: DEFINICIÓN DE <i>DEAD TIME</i>	8
FIGURA 6: TOPOLOGÍA FULL-BRIDGE EN CONFIGURACIÓN TRIFÁSICA	9
FIGURA 7: ETAPA DE POTENCIA	11
FIGURA 8: MOSFET CANAL N.....	12
FIGURA 9: REGIONES DE FUNCIONAMIENTO EN UN MOSFET CANAL N CUANDO $V_{GS} > V_T$	12
FIGURA 10: DIAGRAMA DE FUNCIONAMIENTO DEL <i>DRIVER</i>	15
FIGURA 11: CONEXIÓN TÍPICA DEL <i>DRIVER</i>	15
FIGURA 12: ESQUEMÁTICO DE LA SIMULACIÓN EN LTSPICE DEL <i>DRIVER</i>	16
FIGURA 13: SIMULACIÓN DE LA CONMUTACIÓN DE LOS MOSFETS	16
FIGURA 14: REGULADOR LINEAL LM78L05ACZ	17
FIGURA 15: CONCEPTO DE OPTOACOPLADOR	19
FIGURA 16: AMPLIFICADOR OPERACIONAL DIFERENCIAL (RESTADOR).....	19
FIGURA 17: DISTRIBUCIÓN DE OPTOACOPLADORES EN EL PCB	20
FIGURA 18: DIVISOR DE TENSIÓN.....	21
FIGURA 19: DIVISOR DE TENSIÓN CON LOS VALORES UTILIZADOS	21
FIGURA 20: SUGERENCIA DE APLICACIÓN DEL ACPL-C87A.....	22
FIGURA 21: SUGERENCIA DE APLICACIÓN DEL HCPL-7510	23
FIGURA 22: ESQUEMÁTICO DEL SENSADO DE CORRIENTE	23
FIGURA 23: TIPOS DE VIAS	25
FIGURA 24: RUTADO DE LA ETAPA DE POTENCIA EN LA CAPA <i>BOTTOM</i> SIN PLANO DE MASA....	27

FIGURA 25: PLANOS DE MASA EN LA CAPA <i>BOTTOM</i>	28
FIGURA 26: CAPA <i>TOP</i> DEL PCB CONSTRUIDO	29
FIGURA 27: CAPA <i>BOTTOM</i> DEL PCB CONSTRUIDO	29
FIGURA 28: DISTRIBUCIÓN DEL SISTEMA PARA LA OBTENCIÓN DE PRUEBAS	31
FIGURA 29: CAPTURA DE OSCILOSCOPIO A LA SALIDA DEL CONVERTIDOR FULL-BRIDGE ($V_{IN}=30$ V Y $D=0,75$)	32
FIGURA 30: SIMULACIÓN EN SIMULINK DEL CONVERTIDOR EN MODO DC/AC. TENSIÓN DE SALIDA ($V_{IN}=200$ V Y $D=0,8889$)	34
FIGURA 31: SIMULACIÓN EN SIMULINK DEL CONVERTIDOR EN MODO DC/AC. CORRIENTE DE SALIDA ($V_{IN}=200$ V Y $D=0,8889$)	34
FIGURA 32 SIMULACIÓN EN SIMULINK DEL CONVERTIDOR EN MODO DC/DC. CORRIENTE DE SALIDA ($V_{IN}=30$ V Y $D=0,75$)	35
FIGURA 33: SIMULACIÓN EN SIMULINK DEL CONVERTIDOR EN MODO DC/DC. TENSIÓN DE SALIDA ($V_{IN}=30$ V Y $D=0,75$)	35
FIGURA 34: CAPTURA DE OSCILOSCOPIO DEL SENSADO DE CORRIENTE ($V_{IN}=30$ V Y $D=0,75$).36	
FIGURA 35: CAPTURA DE OSCILOSCOPIO DEL SENSADO DE TENSIÓN ($V_{IN}=30$ V Y $D=0,5$)	37
FIGURA 36: ESQUEMA DE FUNCIONAMIENTO DEL FULL-BRIDGE EN LAZO CERRADO	40
FIGURA 37: HOJA DE ESQUEMÁTICO 1	- 1 -
FIGURA 38: HOJA DE ESQUEMÁTICO 2	- 2 -
FIGURA 39: RUTADO CAPA <i>TOP</i>	- 3 -
FIGURA 40: RUTADO CAPA <i>BOTTOM</i> SIN PLANO DE MASA	- 4 -
FIGURA 41: RUTADO CAPA <i>BOTTOM</i> CON PLANO DE MASA	- 5 -
FIGURA 42: PCB CAPA <i>TOP</i>	- 7 -
FIGURA 43 PCB CAPA <i>BOTTOM</i>	- 7 -
FIGURA 44: ESQUEMÁTICO DE LA SIMULACIÓN EN SIMULINK	- 9 -

INDICE DE TABLAS

TABLA 1: EJEMPLOS DE <i>DUTY CYCLE</i>	7
TABLA 2: ELECCIÓN DE MOSFETS	13
TABLA 3: ELECCIÓN DE <i>DRIVER</i>	14
TABLA 4: COSTE TOTAL Y PARCIAL DE LOS MATERIALES	24
TABLA 5: ENCAPSULADO DE LOS COMPONENTES	26
TABLA 6: PRUEBAS CON $V_{IN}=30$ V Y FASE 2 Y 3 (V Y W)	33
TABLA 7: PRUEBAS CON $V_{IN}=15$ V Y FASE 1 Y 2 (U Y V)	33
TABLA 8: PRUEBAS DEL SENSADO DE CORRIENTE CON $D = 0,75$	36
TABLA 9: PRUEBAS DEL SENSADO DE TENSIÓN CON $D = 0,75$	38

1 Introducción

En el presente TFG (Trabajo Fin de Grado) se diseñará y construirá un PCB (*Printed Circuit Board*) de un convertidor de potencia. Tal convertidor será un Full-Bridge o puente completo. Todo el proyecto se centrará en la etapa de potencia, pero también se ha precisado tareas de sensado y aislamiento, así como la utilización de *drivers* de potencia para poder controlar el convertidor.

Tras su diseño y fabricación, se realizarán diversas pruebas para verificar su correcto funcionamiento, en caso de no ser así, se añadirán las modificaciones pertinentes.

1.1 Motivación

El sector energético español posee un gran activo como es la luz solar, una de las energías renovables más limpias y potentes que tenemos en España debido a la localización geográfica de ésta. Las células fotovoltaicas son capaces de transformar la energía solar en corriente continua (DC), si se estima transportar esta energía mediante la red eléctrica, es necesario transformarla en corriente alterna (AC) en trifásica. La corriente se transporta en alterna debido a las siguientes ventajas:

- En transmisiones de larga distancia, cuando se suministra la corriente alterna a voltajes elevados, las pérdidas producidas son inferiores a transmitirlo en corriente continua.
- El transporte de corriente continua es más dispendioso y a la hora de elevar o reducir los voltajes en continua, también es más costoso que en alterna.

Estos motivos hacen que sea tan importante el uso de convertidores DC-AC. Esta labor de conversión la lleva a cabo numerosos convertidores y en nuestro caso diseñaremos y fabricaremos un Full-Bridge.

Este proyecto contará con tres etapas, la etapa de potencia, la de sensado, que son las implementadas y la etapa de control, que sería el único componente externo ya que excede los objetivos de este TFG.

1.2 Objetivos

Un Full-Bridge es un convertidor inversor que nos permite transformar corriente continua en corriente alterna senoidal de amplitud y frecuencia determinada, consta de varios interruptores que se conmutan de una manera alternada mediante un patrón para obtener semiciclos positivos y negativos.

El objetivo de este TFG es obtener corriente alterna a partir de una corriente continua cumpliendo las especificaciones de diseño, posteriormente se compararán los resultados

obtenidos con una simulación ideal realizada en Simulink, un entorno de programación visual proporcionado por MATLAB. Observaremos las diversas diferencias debido a las no idealidades de los componentes.

En el presente TFG, se emplearán componentes analógicos y digitales. En el caso del convertidor usaremos componentes analógicos, pero actualmente los controles se implementan de forma digital dadas las numerosas ventajas que tienen. Por tanto, para que la etapa de potencia no perjudique a la de control, utilizaremos aislamiento galvánico para poder separar la etapa digital de la analógica.

La encargada de elaborar el patrón que provoca la conmutación de los interruptores y recoger los valores del sensado, sería una FPGA, un microcontrolador o cualquier otro dispositivo de control digital. Esta parte pertenece a la fase de control que como ya hemos aludido anteriormente, no está incluida en este proyecto.

1.3 Organización de la memoria

La memoria se constituye por capítulos, y éstos contienen diferentes subsecciones:

- En el capítulo 2 se explican los conceptos básicos del convertidor, se realiza el análisis teórico del Full-Bridge y se describen las especificaciones del diseño.
- En el capítulo 3 se especifican las etapas de potencia y sensado, justificando la elección de los componentes y se incluye el coste parcial y total de materiales.
- En el capítulo 4 se explica detalladamente las distintas fases de construcción del Full-Bridge.
- En el capítulo 5 se realizan diversas pruebas del PCB y se hace una comparativa con un modelo teórico.
- Por último, en el capítulo 6 se detallan las conclusiones obtenidas en este TFG.

2 Estado del arte

Debido a los altos niveles de contaminación, se está invirtiendo mucho dinero y esfuerzo en las energías renovables [1], tales como la eólica, solar... Los convertidores de potencia utilizan la fuente de energía renovable y la transforman para transportar la potencia en energía eléctrica.

Según [2-7], El Full-Bridge es el encargado de adaptar la potencia generada por las células solares para transportar la energía producida por éstas, también podemos ver en [8, 9], que este convertidor es utilizado en los parques eólicos marinos ya que es uno de los más eficientes.

Aunque el convertidor a diseñar es trifásico, primero se va a explicar una configuración monofásica debido a que es más fácil de comprender su funcionamiento. Posteriormente se detallará la configuración trifásica.

A continuación, se van a resumir alguna de las ventajas de este convertidor:

- La tensión que soportan los interruptores es la misma que la tensión de la fuente de continua, en otras topologías como en la de Medio Puente, los interruptores aguantan el doble de la tensión del generador.
- En la carga podemos obtener tensiones desde $+V_{in}$ hasta $-V_{in}$ pasando por 0 V.
- Mejor utilización del generador ya que la tensión máxima a la salida puede ser la misma que la tensión a la entrada.

Por otra parte, entre las desventajas se encuentran:

- Tiene un número alto de interruptores. Por ejemplo, la topología de Medio Puente usa la mitad de los interruptores.
- La mitad de los interruptores de esta topología no están referidos a tierra. Éstos necesitan circuitos de disparo o *Bootstrap* que permitan aplicar tensiones flotantes para un correcto funcionamiento del Full-Bridge.

Queda claro que la principal desventaja es la complejidad, pero al trabajar con altas potencias, las ventajas cobran un mayor protagonismo, por ello esta topología es la más usada para altas potencias.

2.1 Análisis del convertidor

Para analizar el Full-Bridge en trifásica, primero analizaremos un Full-Bridge básico, es decir en monofásica y luego lo replicaremos a trifásica ya que los fundamentos son los mismos.

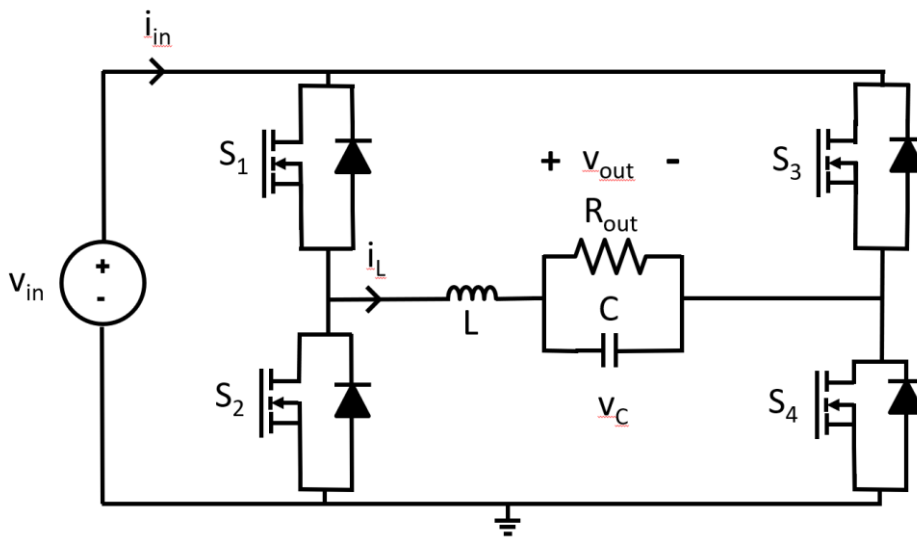


Figura 1: Topología Full-Bridge monofásica

En la figura 1, se muestra la topología clásica de un Full-Bridge, a la entrada tendríamos una fuente continua y a la salida, se encuentra la carga que en este caso se ha considerado resistiva. Los elementos principales son los cuatro interruptores, que conmutándolos a nuestro gusto obtenemos una variación de la señal V_{out} .

También observamos que hay diodos en paralelo a los interruptores. Éstos se encargan de descargar la energía acumulada en la bobina en caso de que la corriente no pueda cerrar una conexión eléctrica a través de los interruptores. Junto a la carga encontramos dos elementos pasivos como son una bobina y un condensador, este último es el encargado de filtrar la señal a la salida, mientras que la primera es parte indispensable en el convertidor de potencia.

Como ya hemos comentado anteriormente, el convertidor Full-Bridge tiene cuatro interruptores, lo que hace que exista 2^4 posibles estados. De los 16 posibles estados, 2 son los estados principales que permiten realizar una conversión DC-AC. Otros estados provocarían cortocircuitos, o serían estados de *freewheeling* donde se descargaría la energía acumulada en la bobina. Los estados principales, por tanto, son:

- Estado 1: Los interruptores (transistores MOSFETs en nuestro caso) S_1 y S_4 en están cerrados (ON) y S_2 y S_3 abiertos (OFF).
- Estado 2: Los MOSFETs S_2 y S_3 cerrados (ON) mientras que S_1 y S_4 están abiertos (OFF).

A continuación, se analizará en cada estado las ecuaciones características del condensador y de la bobina respectivamente.

La tensión que tiene la bobina (V_L) viene definida por (2.1):

$$v_L = L \cdot \frac{di}{dt} \quad (2.1)$$

Transformando (2.1) en una ecuación en diferencias mediante el método de resolución numérica *Explicit Euler* [10], la corriente que atraviesa la bobina está definida por (2.2):

$$i_L(z) = i_L(z - 1) + \frac{\Delta t}{L} \cdot V_L \quad (2.2)$$

Donde L es la inductancia de la bobina, Δt es el incremento del tiempo del estado y $i_L(z)$ es la corriente que atraviesa la bobina en el instante z , luego $z - 1$ es el instante anterior.

En el caso del condensador, la corriente que le atraviesa está definida como (2.3):

$$i_C = C \cdot \frac{dv}{dt} \quad (2.3)$$

Transformando (2.3) en otra ecuación en diferencias, obtenemos (2.4):

$$v_{out}(z) = v_{out}(z - 1) + \frac{\Delta t}{C} \cdot i_C(z - 1) \quad (2.4)$$

Siendo $v_{out}(z)$ la tensión del condensador en el instante z y coincidiendo con la tensión a la salida de nuestro convertidor, C es la capacidad del condensador.

Definidas las ecuaciones de nuestras variables de estado, vamos a profundizar en cada estado.

- Estado 1: En la figura 2, mostramos por dónde circula la corriente en este estado.

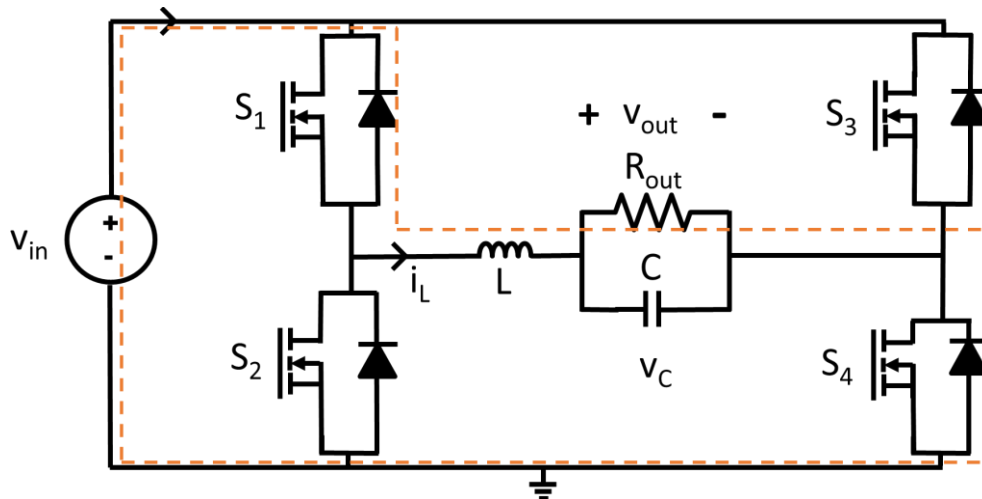


Figura 2: Corriente en un convertidor Full-Bridge en el estado 1

En este estado, como hemos mencionado anteriormente, S_1 y S_4 están cerrados (ON) y S_2 y S_3 están abiertos (OFF) luego la corriente circularía según se ha descrito en la figura 2. Las fórmulas (2.2) y (2.4) quedarían de la siguiente forma:

$$i_L(z) = i_L(z - 1) + \frac{\Delta t}{L} \cdot (v_{in}(z - 1) - v_{out}(z - 1)) \quad (2.5)$$

$$v_{out}(z) = v_{out}(z - 1) + \frac{\Delta t}{C} \cdot (i_L(z - 1) - i_R(z - 1)) \quad (2.6)$$

Observamos en (2.5) que la tensión de la bobina será la diferencia entre el voltaje de entrada y el de salida, es decir $v_L = v_{in} - v_{out}$. Para el cálculo de la tensión de salida (2.6), deducimos que la intensidad que recorre el condensador será la diferencia entre la de la bobina y la de la resistencia.

- Estado 2: En la figura 3 se observa el recorrido de la intensidad, donde, S_2 y S_3 están cerrados (ON) y S_1 y S_4 están abiertos (OFF).

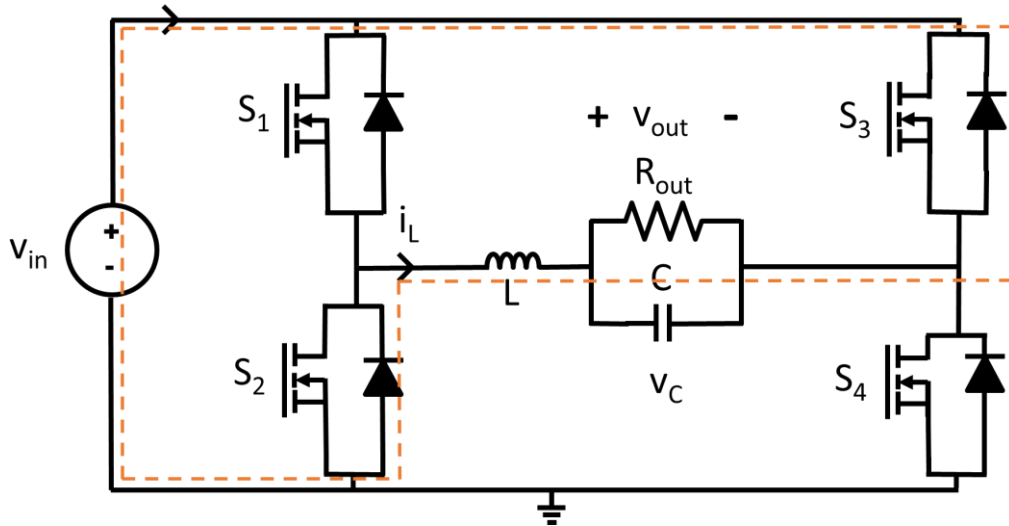


Figura 3: Corriente en un convertidor Full-Bridge en el estado 2

Como hemos visto en la formula (2.6), el voltaje de la salida no depende del estado de los transistores, luego en este estado, el voltaje de salida es el mismo (2.7).

$$v_{out}(z) = v_{out}(z - 1) + \frac{\Delta t}{C} \cdot (i_L(z - 1) - i_R(z - 1)) \quad (2.7)$$

Lo que si varía es $i_L(z)$, ya que la tensión de la bobina es la diferencia de la tensión de la entrada en negativo y la salida, es decir $v_L = -v_{in} - v_{out}$, luego la intensidad que recorre la bobina sería (2.8):

$$i_L(z) = i_L(z - 1) + \frac{\Delta t}{L} \cdot (-v_{in}(z - 1) - v_{out}(z - 1)) \quad (2.8)$$

Como ya hemos mencionado anteriormente, solo vamos a estudiar estos dos estados, ya que todas las demás combinaciones no nos aportan nada positivo porque provocan cortocircuitos o no hacen nada.

Ya hemos visto que una de las principales ventajas de este conmutador es que el voltaje a la salida puede ser $+V_{in}$, $-V_{in}$ ó 0 V. Para ello, hay que modificar el *duty cycle*.

El *duty cycle* es la relación existente entre el tiempo que la señal se encuentra en estado activo y el periodo total de trabajo. Un claro ejemplo se muestra en la figura 4, en la cual tres cuartas partes del tiempo, la señal se encuentra en estado alto y el restante en estado bajo.

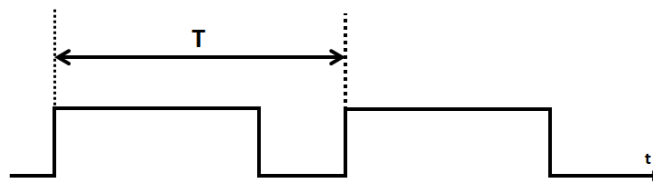


Figura 4: Ejemplo de 75% de *duty cycle*.

En la tabla 1, mostramos la variación de voltaje a la salida, modificando el *duty cycle* del inversor. Se verifica que el voltaje a la salida puede ser el mismo que en la entrada.

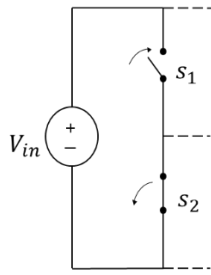
<i>Duty cycle</i>	V_{out} [V]
0	$-V_{in}$
0,25	$-V_{in}/2$
0,50	0
0,75	$V_{in}/2$
1	V_{in}

Tabla 1: Ejemplos de *duty cycle*

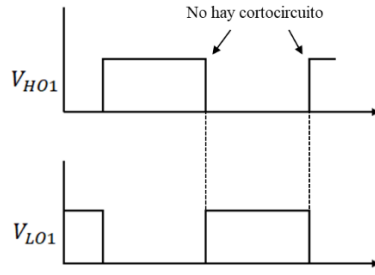
Como ya sabemos, la conmutación de los MOSFETs no es ideal y tendrán retrasos tanto de apertura como de cierre. Estos retrasos en los MOSFETs de la misma rama pueden ocasionar cortocircuitos en la transición del estado 1 al 2 o viceversa. Para evitar este fenómeno, se suele añadir un tiempo de espera entre las permutaciones, conocido como *dead time* o tiempo muerto.

El tiempo muerto o *dead time* es un tiempo de espera en el cual, todo el circuito se paraliza para así garantizar una transición de estados efectiva y evitar cortocircuitos generados por el retraso en la conmutación de los MOSFETs.

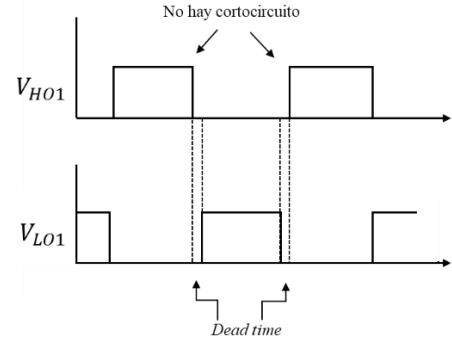
Para una mayor aclaración, en la figura 5 se muestra un disparo ideal sin *dead time* y otro con él. En el ejemplo se muestran disparos ideales, en la práctica observaremos que los pulsos no son tan regulares y si no se es generoso con el tiempo muerto, se puede producir cortocircuito. Por ello es preferible trabajar siempre con un cierto margen y poner más tiempo muerto del necesario.



(a) Mitad del Full-Bridge



(b) Disparo ideal sin *dead time*



(c) Disparo ideal con *dead time*

Figura 5: Definición de *dead time*

Hay dos formas de insertar los *dead time* en el Full-Bridge. Una de ellas es mediante un circuito RC, el otro método usado para la creación de tiempos muertos se produce en la etapa digital, donde a la hora de crear los pulsos se insertan los tiempos muertos. Este procedimiento es más efectivo que el anterior ya que simplemente tiene que generar un PWM con *dead time*. En este convertidor, los *dead time* han sido producidos por la etapa digital ya que como hemos visto anteriormente es más efectivo.

Como podemos ver en la figura 1, donde mostramos la topología de un Full-Bridge, observamos que hay un diodo en paralelo a cada interruptor. Este diodo se le suele denominar diodo de circulación inversa o DLC, su función es ofrecer un camino opcional al transcurso de la corriente que atraviesa la bobina cuando el interruptor cambia de estado y pasa de cerrado a abierto.

Estos diodos o bien se añaden externamente, soldándolos paralelamente al MOSFET, o se agregan durante la fabricación del encapsulado. En nuestro caso, cogeremos un MOSFET que lo incluya de tal manera que, aunque no veamos el diodo de protección, éste está incorporado en el interruptor.

Cuando todos los MOSFETs están cerrados, la corriente pasa por los diodos que están en paralelo de tal forma que cuando $I_L > 0$, sus ecuaciones corresponden al estado 2 (2.8) y cuando $I_L < 0$, corresponden al estado 1 (2.5).

Si se iguala el valor de $\Delta I_L(z)$ en la transición de estados, obtenemos (2.9):

$$\frac{\Delta t}{L} \cdot (V_{in} - V_{out}) + \frac{(1 - \Delta t)}{L} \cdot (-V_{in} - V_{out}) = 0$$

$$\Delta t \cdot V_{in} - \Delta t \cdot V_{out} - V_{in} - V_{out} + \Delta t \cdot V_{in} + \Delta t \cdot V_{out} = 0$$

$$2 \cdot \Delta t \cdot V_{in} - V_{in} - V_{out} = 0$$

$$V_{out} = V_{in} \cdot (2 \cdot \Delta t - 1) \quad (2.9)$$

Como hemos explicado antes, Δt es el incremento del tiempo del estado que a partir de ahora lo renombraremos como D , de *duty cycle* que lo interpretamos como el porcentaje de tiempo que el convertidor está en el estado activo. Luego el voltaje a la salida sería (2.10):

$$V_{out} = V_{in} \cdot (2 \cdot D - 1) \quad (2.10)$$

Una vez entendido el correcto funcionamiento del Full-Bridge en monofásica, hay que replicarlo en una configuración trifásica. Para ello hay que aumentar el número de interruptores en dos, luego tendríamos un total de seis interruptores, MOSFETs en nuestro caso. La topología sería la mostrada en la figura 6:

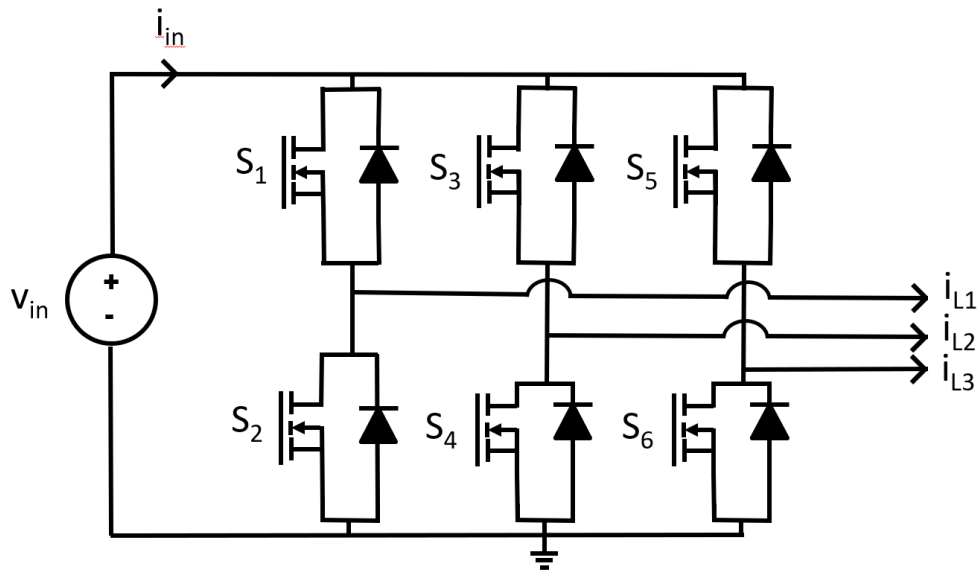


Figura 6: Topología Full-Bridge en configuración trifásica

Hemos mencionado que el funcionamiento en monofásica es similar en trifásica, lo que sí cambia y mucho es el control de este convertidor ya que es bastante más complejo. En particular, sobre la conexión de inversores trifásicos a la red eléctrica podemos encontrar una extensa literatura científica, donde algunos ejemplos se pueden ver en [11-13]. Pero ya sabemos que, en este TFG se implementa la parte de potencia y sensado y no la de control que es un componente externo.

En los siguientes capítulos se desarrollará el diseño del Full-Bridge pero a partir de ahora siempre tendremos en cuenta de que ya es en trifásica y no en monofásica. La topología en monofásica se ha usado para introducir los conceptos teóricos del convertidor.

2.1.1 Especificaciones del diseño

El convertidor consta de los siguientes elementos: resistencias, bobinas, condensadores, diodos, MOSFETs, un *driver*, chips de sensado y varios reguladores lineales. Para obtener los valores de estos componentes lo primero que tenemos que saber son las especificaciones iniciales del diseño que son las siguientes:

- $V_{in} = 200 \text{ V}$
- $F = 60 \text{ Hz}$ (estándar USA)
- $V_{out} = 110 \text{ V}_{RMS} - 115 \text{ V}_{RMS}$
- $I_{out} = 4 \text{ A}_{RMS}$
- Rizado de corriente del 20 %
- $F_{switch} = 20 \text{ kHz}$

Partiendo de estos valores se procede al diseño y construcción del PCB.

3 Diseño del convertidor Full-Bridge

Este capítulo se fundamenta en la elección y justificación de los componentes usados tanto en la etapa de potencia como en la de sensado. Por último, se muestra el precio total del convertidor.

3.1 Etapa de potencia

En esta sección se detalla la elección de los componentes que forman parte de la etapa de potencia. La táctica usada para elegir los componentes tanto en esta fase como en la de sensado ha sido la siguiente:

1. Ver si cumple las especificaciones necesarias.
2. Ver el precio y la disponibilidad.
3. Elegir componentes SMD (*Surface Mounting Device*) frente a los de orificio pasante, ya que los componentes SMD son más pequeños y permiten una mayor densidad de integración. Por el contrario, reparar un SMD es más complicado que un componente de inserción, pero aun así elegimos componentes SMD ya que son mejores.

Los elementos característicos de esta etapa son: MOSFETs, *driver*, bobinas, resistencias, condensadores y reguladores lineales. Todos los condensadores usados en este capítulo tienen los valores predefinidos por los fabricantes, pero se ha elegido un encapsulado SMD 0805. En el caso de las resistencias, también se ha decidido elegir el mismo encapsulado ya que es barato y pequeño, pero también tendremos resistencias de potencia que no tendrán este encapsulado, como veremos en el subcapítulo 3.2.2. Sensado de corriente.

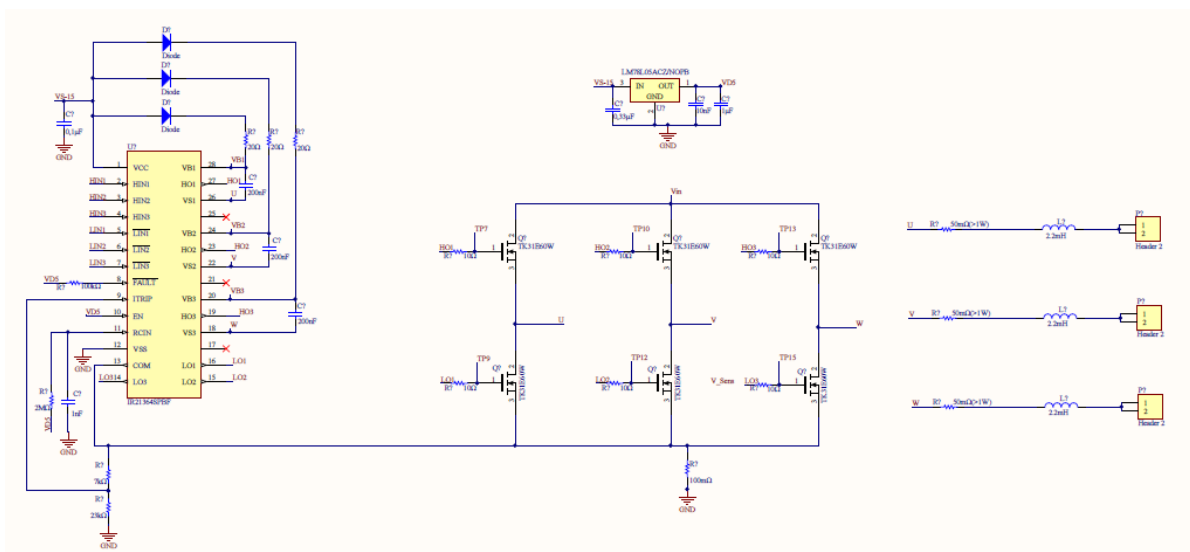


Figura 7: Etapa de potencia

En la figura 7, mostramos la etapa de potencia, donde aparecen todos los elementos citados anteriormente. En las siguientes secciones se va a explicar cuál ha sido la elección de los componentes.

3.1.1 Elección de MOSFETs

Un MOSFET (*Metal-oxide-semiconductor Field-effect transistor*) es un dispositivo electrónico semiconductor usado para conmutar señales electrónicas.

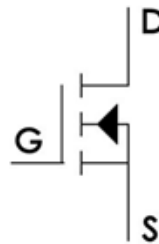


Figura 8: MOSFET canal N

En la figura 8 se muestra la topología de un MOSFET canal N, que es el usado en este convertidor. Se pueden deducir sus parámetros observando la figura, que son: V_{GS} , V_{DS} , V_T e I_D . Donde V_T es una tensión umbral característica del transistor. El conmutador tiene tres estados:

- Zona de corte, se produce cuando: $V_{GS} < V_T$. Se puede hacer una similitud a un interruptor abierto (no conduciendo) donde $I_D = 0$.
- Zona óhmica, en el momento que $V_{GS} > V_T$ y $V_{DS} < (V_{GS} - V_T)$ el transistor se encuentra en esta región. Aquí hacemos la similitud con un interruptor cerrado (conduciendo), donde $I_D \neq 0$.
- Zona de saturación, el MOSFET entra en esta región cuando: $V_{GS} > V_T$ y $V_{DS} > (V_{GS} - V_T)$. Luego $I_D = \text{cte}$

En la figura 9 mostramos la relación existente entre I_D y V_{DS} en las distintas zonas de funcionamiento del MOSFET.

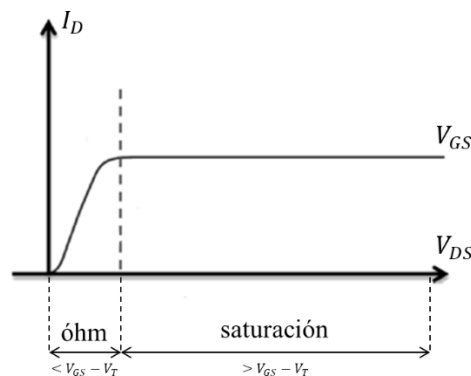


Figura 9: Regiones de funcionamiento en un MOSFET canal N cuando $V_{GS} > V_T$

Otro factor a tener en cuenta a la hora de elegir el MOSFET es escoger una velocidad de conmutación alta, ya que es el tiempo que tarda el componente en pasar de un estado a otro, luego cuanto más alta sea, mejor.

Para realizar este Full-Bridge se necesitan seis MOSFET canal N que cumplan las siguientes características:

- $V_{drain-source} > 110 \text{ V}$
- $I_{max} > 7 \text{ A}$
- $R_{drain-source}$, cuanto más baja mejor
- dV/dt , es la velocidad de conmutación

En la tabla 2 se hace una comparativa de los posibles MOSFETs usados en este PCB. Todos los componentes exceptuando las bobinas se han comprado al distribuidor online RS Components.

Modelo	V_{DS}	I_{MAX}	R_{DS}	V_{GS}	dV/dt	Precio	RS-Online
TK20N60W	600 V	20 A	155 m Ω	$\pm 30 \text{ V}$	50 V/ns	1,978 €	827-6167
IXFH60N50P3	500 V	60 A	100 m Ω	$\pm 30 \text{ V}$	35 V/ns	8,83 €	802-4382
TK31E60W	600 V	31 A	88 m Ω	$\pm 30 \text{ V}$	15 V/ns	2,78 €	827-6182
STF34NM60N	600 V	29 A	105 m Ω	$\pm 25 \text{ V}$	15 V/ns	5,92 €	761-2815

Tabla 2: Elección de Mosfets

Finalmente elegimos el modelo TK31E60W porque como podemos observar en la tabla 2 es uno de los mejores en relación calidad precio y examinando todas sus características en [14] observamos que cumple holgadamente las restricciones necesarias para este diseño.

El MOSFET tiene incorporado un diodo, ya que como hemos visto en la sección 2.1, es necesario para proporcionar un camino alternativo a las corrientes. Es un elemento de protección.

3.1.2 Elección del *driver*

Este elemento es uno de los más críticos del circuito, es el componente encargado de controlar los seis MOSFETs, adapta la señal de control para que el transistor pueda trabajar en las zonas de interés (óhmica y corte), proporciona una entrada de alta impedancia respecto al circuito de control y tiene una corriente de salida elevada, esto hace que la conmutación sea más rápida.

Los *drivers* pueden estar compuestos por circuitos integrados, optoacopladores o por componentes discretos, en nuestro caso elegimos el *driver* compuesto por circuitos integrados ya que son chips más completos.

A la hora de elegir el *driver* nos hemos encontrado con dos posibles configuraciones, la primera de ellas es escoger un solo *driver* que controle las tres fases o elegir tres *drivers*, manejando cada uno de ellos una fase. Hemos elegido un único *driver* para reducir el tamaño del PCB y porque este chip era más completo que el de la otra opción.

Al igual que en la elección del MOSFET, hemos realizado una tabla para visualizar mejor las diversas opciones, los requisitos a cumplir son:

- $V_{\text{drain-source}} > 200 \text{ V}$
- Retraso de on-off y viceversa, cuanto más bajo sea, mejor
- Ver si es compatible con la lógica de 3,3 V, ya que para generar los pulsos se dispondrá de una FPGA, un microcontrolador o cualquier otro dispositivo de control digital

En la tabla 3 mostramos los diversos *drivers* observados tanto para dos canales como para seis.

Modelo	V _{CC}	V _{SS}	V _{MAX}	Canales	Retraso on	Retraso off	Precio	RS-Online
IR2110PBF	10 V-20 V	3,3 V-20 V	500 V	2	150 ns	125 ns	3,01 €	541-2751
IR2130PBF	10 V-20 V	-25 V-0,3 V	600 V	6	850 ns	550 ns	6,69 €	030-0199
IR2133PBF	10 V-20 V	-25 V-0,3 V	600 V	6	1000 ns	950 ns	8,74 €	541-2262
IR2011PBF	10 V-20 V	-25 V-0,3 V	200 V	2	80 ns	75 ns	2,94 €	651-9077
IR2136PBF	12 V-20 V	-25 V-0,3 V	600 V	6	550 ns	550 ns	4,30 €	145-9692
IR2136PBF	12 V-20 V	-25 V-0,3 V	600 V	6	550 ns	550 ns	4,55 €	865-5670
NCP5304PG	10 V-20 V	-25 V-0,3 V	600 V	2	170 ns	170 ns	2,15 €	821-5308
IR21364SPBF	11.5 V-20 V	-25 V-0,3 V	600 V	6	500 ns	530 ns	6,52 €	865-5664

Tabla 3: Elección de *driver*

Finalmente se ha elegido el IR21364SPBF ya que cumple con las especificaciones y es el que menor retraso on-off tiene. La figura 10, que esta sacada de [15] se observa el funcionamiento típico del *driver*, donde encontramos las entradas, proporcionadas por la FPGA (H_{in1} , H_{in2} , H_{in3} , L_{in1} , L_{in2} , L_{in3}) y las salidas (H_{O1} , H_{O2} , H_{O3} , L_{O1} , L_{O2} , L_{O3}). Examinamos que las salidas H_{O1} , H_{O2} , y H_{O3} son las que van a los MOSFETs no referidos a masa, tienen tensiones de *Bootstrap* ya que para conseguir el disparo de estos tres MOSFETs, tiene que haber tensiones flotantes.

ITRIP sirve para sensar la corriente que está circulando por los MOSFETs. La idea es que mediante una pequeña resistencia shunt se mida la corriente convertida a tensión. Si la tensión medida (equivalente a corriente) es mayor que cierto umbral

(el *datasheet* lo dice) el *driver* pone a 0 la señal *FAULT* y *RCIN*, a la vez que apaga todos los MOSFETs. Cuando esto pasa, el sistema cuenta con un rearme automático. Puesto que *RCIN* se libera (colector abierto), y mediante un simple circuito RC se genera la señal de rearme. El circuito RC sirve para retrasar el rearme cierta cantidad de tiempo que depende del tiempo característico de este circuito RC. Cuando la salida del circuito RC supera los 8 V, el *driver* vuelve a funcionar correctamente. Este *driver* también dispone de una señal de *enable*.

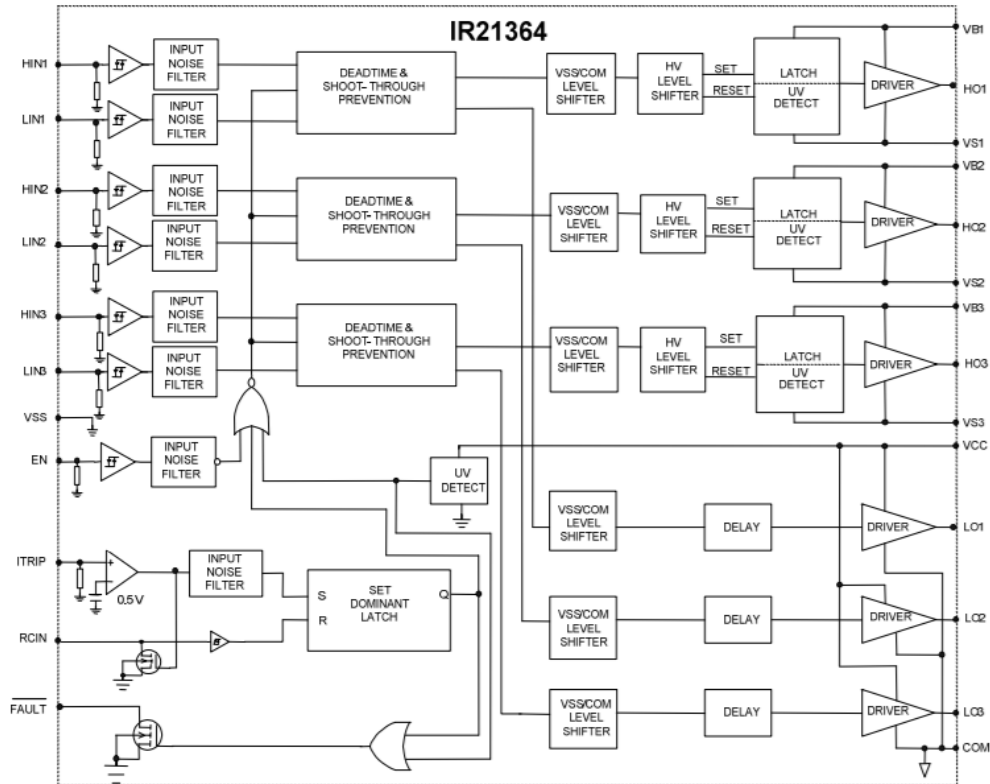


Figura 10: diagrama de funcionamiento del *driver*

Ahora mostramos la conexión del *driver* en nuestro PCB, observamos que hay un condensador de desacoplo, un diodo de protección y el sensor resistivo citado anteriormente.

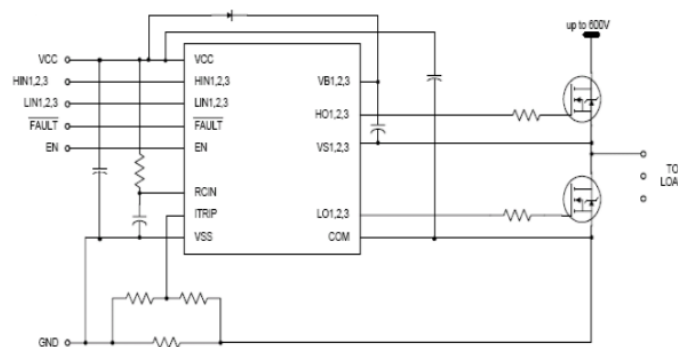


Figura 11: Conexión típica del *driver*

Para el correcto funcionamiento del *driver*, se ha hecho una pequeña simulación en LTSpice para ver si los transistores conmutan y si son fiables los valores de las resistencias y los condensadores de *Bootstrap* proporcionados por el fabricante.

En la Figura 12 se muestra el esquemático de la simulación en LTSpice del *driver*, solo se ha utilizado una fase, ya que en esta simulación se busca la conmutación de los MOSFETs y con una fase nos vale. Se han puesto los valores ofrecidos por el fabricante para las resistencias y los condensadores. Los transistores y el *driver* son los usados en este TFG

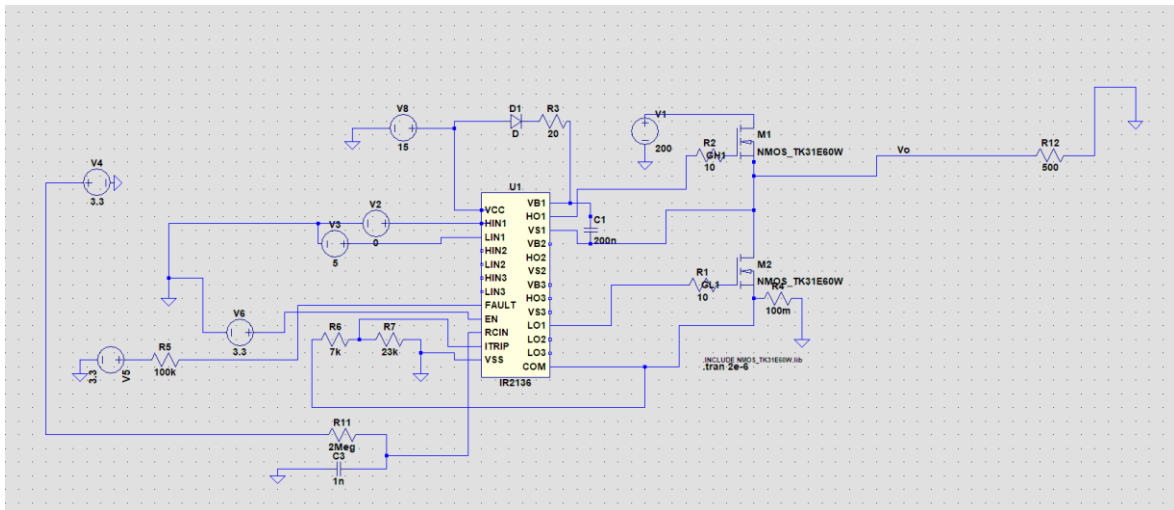


Figura 12: Esquemático de la simulación en LTSpice del *driver*

En la figura 13, mostramos la simulación del esquemático citado anteriormente, se muestra la tensión V_o , que es la tensión existente entre los dos MOSFETs y la intensidad que recorre la rama de los MOSFETs. Observamos que, en un cierto instante, el *driver* conmuta los transistores, luego el *driver* con los valores dados por el fabricante funciona a la perfección.



Figura 13: Simulación de la conmutación de los MOSFETs

3.1.3 Tensiones auxiliares

No todos los componentes de este TFG tienen la misma tensión de alimentación, las dos tensiones necesarias para alimentar todos los componentes del

PCB son 5 V y 15 V luego la estrategia que se ha seguido en este proyecto ha sido obtener 15 V a través de una alimentación externa y mediante un regulador lineal obtener 5 V de los 15 V disponibles, para así usar el mínimo número de generadores de tensión. También se usarán tres reguladores lineales para el sensado de corriente, como se podrá ver en el capítulo 3.2 (subcapítulo de sensado de corriente). Luego hay un total de cuatro reguladores lineales. Para obtener tensiones auxiliares hemos usado reguladores lineales porque son muy sencillos, pequeños y baratos. Aunque desperdiciemos dos tercios de la potencia, no es grave ya que se trata de baja potencia.

Como se muestra en la figura 14, obtenida de [16], el regulador usado es el LM78L05ACZ. Se ha elegido éste ya que es económico y cumple con las especificaciones de diseño.

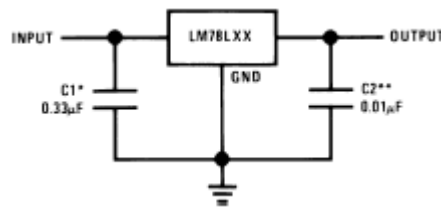


Figura 14: Regulador lineal LM78L05ACZ

3.1.4 Elección de la bobina

En este apartado se calculará el valor teórico de la bobina para comprarla.

Si partimos de la ecuación (2.5), y suponiendo que $\Delta t = D \cdot T_S$, podemos reescribir la fórmula que quedaría de la siguiente forma (3.1):

$$i_L(z) - i_L(z - 1) = \frac{D \cdot T_S}{L} \cdot (v_{in}(z - 1) - v_{out}(z - 1)) \quad (3.1)$$

Puesto que vamos a hacer una conversión DC-AC, el patrón de pulsos debe ser sinusoidal, si suponemos que $D = m_a \cdot \sin(\omega t)$, el incremento del rizado de intensidad quedaría (3.2):

$$\Delta I_{PP} = \frac{m_a \cdot \sin(\omega t) \cdot T_S \cdot V_{in} - m_a \cdot \sin(\omega t) \cdot T_S \cdot V_{out}}{L} \quad (3.2)$$

Si $V_{out} = V_{in} \cdot D$, y sabiendo que $D = m_a \cdot \sin(\omega t)$, obtendríamos (3.3):

$$\Delta I_{PP} = \frac{m_a \cdot \sin(\omega t) \cdot T_S \cdot V_{in} - m_a^2 \cdot \sin^2(\omega t) \cdot T_S \cdot V_{in}}{L} = \frac{m_a \cdot \sin(\omega t) \cdot T_S \cdot V_{in} \cdot (1 - m_a \cdot \sin(\omega t))}{L} \quad (3.3)$$

Si se realiza la derivada del rizado de la intensidad (3.3) y se iguala a 0, quedaría de la siguiente forma (3.4):

$$\frac{d\Delta I_{PP}}{dt} = \frac{d\left[\frac{m_a \cdot \sin(\omega t) \cdot T_S \cdot V_{in} \cdot (1 - m_a \cdot \sin(\omega t))}{L}\right]}{dt} = 0 \quad (3.4)$$

La derivada quedaría (3.5):

$$\frac{d\Delta I_{PP}}{dt} = K \cdot [\cos(\omega t) \cdot (1 - m_a \cdot \sin(\omega t)) - m_a \cdot \sin^*(\omega t) \cdot \cos(\omega t)] = 0 \quad (3.5)$$

Si despejamos en la ecuación (3.5), tendríamos (3.6):

$$\sin(\omega t) = \frac{1}{2 \cdot m_a} \quad (3.6)$$

Si sustituimos esta última ecuación en la (3.3), obtenemos (3.7):

$$\Delta I_{PP} = \frac{m_a \cdot \frac{1}{2 \cdot m_a} \cdot T_S \cdot V_{in} \cdot (1 - m_a \cdot \frac{1}{2 \cdot m_a})}{L} = \frac{V_{in} \cdot T_S}{4 \cdot L} \quad (3.7)$$

Luego sabiendo que $T_S = \frac{1}{F_{switch}}$, y que $\Delta I_{PP} = I_{out} \cdot \sqrt{2} \cdot rizado$ de corriente, obtenemos que el valor de la bobina es (3.8):

$$L = \frac{V_{in} \cdot T_S}{4 \cdot \Delta I_{PP}} = \frac{V_{in}}{4 \cdot F_{switch} \cdot I_{out} \cdot \sqrt{2} \cdot rizado} = \frac{200}{4 \cdot 20000 \cdot 4 \cdot \sqrt{2} \cdot 0.2} = 2,20971 \text{ mH} \quad (3.8)$$

Este valor de la bobina en la práctica no se puede comprar, elegimos la bobina 1140-222K-RC cuyo valor es de 2,2 mH (muy similar al teórico) y examinando sus características en [17] observamos que no tenemos la corriente necesaria para que esta bobina llegue a saturar.

3.2 Etapa de sensado

En este capítulo se detalla la elección de los componentes que forman parte de la etapa de sensado tanto de corriente como de tensión. Estos componentes aparte de sensar la señal, tienen que ser capaces de aislar la etapa digital de la analógica para eliminar el ruido producido por esta última y en el caso que exista picos de tensión no romper la etapa digital.

La etapa de aislamiento la lleva a cabo un circuito integrado denominado optoacoplador o aislador acoplado ópticamente, en la siguiente figura se muestra el funcionamiento del circuito, está compuesto por un diodo LED y un fototransistor de tal manera que cuando el LED brilla, el fototransistor percibe la luz y empieza a actuar en modo saturación.

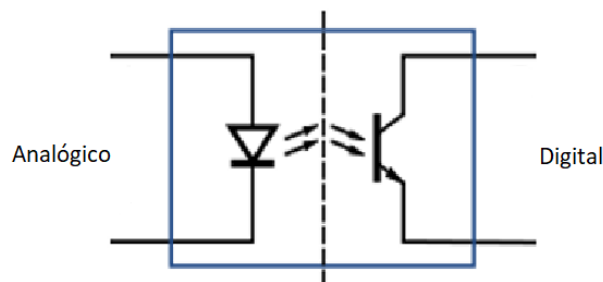


Figura 15: Concepto de optoacoplador

Cuando el fototransistor conduce, genera una intensidad equivalente, el problema de los optoacopladores es su tensión a la salida, es muy baja y muchos conversores ADC necesitaran una señal más robusta. Para ello hay que implementar una etapa de amplificación. En este PCB no se ha considerado necesario esta etapa ya que dependiendo de la resolución del ADC utilizado será necesario o no. Pero en el caso de ser necesario el procedimiento a seguir sería el siguiente:

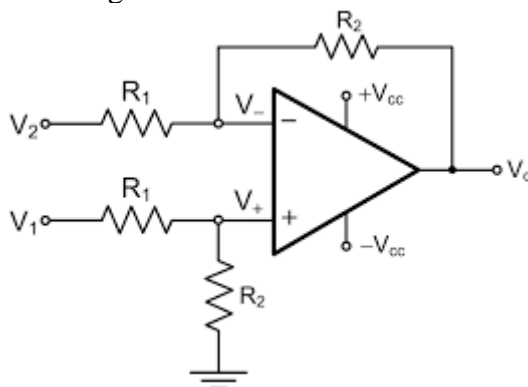


Figura 16: Amplificador operacional diferencial (restador)

Se usa un circuito compuesto por cuatro resistencias, y un amplificador operacional como se muestra en la figura 16. Este circuito está configurado para ofrecer a la salida una tensión proporcional a la diferencia de potencial a la entrada. Su tensión a la salida sería la siguiente (3.9):

$$V_{out} = (v_1 - v_2) \cdot \frac{R_2}{R_1} \quad (3.9)$$

En nuestro caso, hemos realizado una placa adicional al PCB con el amplificador operacional diferencial, ya que a la hora de medir el sensado, hemos preferido seguir la sugerencia del fabricante para generar una señal *single-ended*.

En nuestro caso, $R_1 = 10 \text{ k}\Omega$ y $R_2 = 10 \text{ k}\Omega$, luego v_{out} sería (3.10):

$$V_{out} = (v_1 - v_2) \cdot \frac{10000}{10000} \quad (3.10)$$

Todas las partes del PCB que tengamos que enlazar componentes analógicos con digitales, se precisara de optoacopladores (aisladores). Las tres partes donde son necesarios

estos circuitos son en la etapa de sensado de corriente, en la entrada del *driver*, donde recibe los pulsos generados por un dispositivo de control digital y en el sensado de tensión.

En la figura 17 se muestran todos los componentes de la etapa de sensado, aparte de los optoacopladores usados, también encontramos resistencias, condensadores y reguladores lineales.

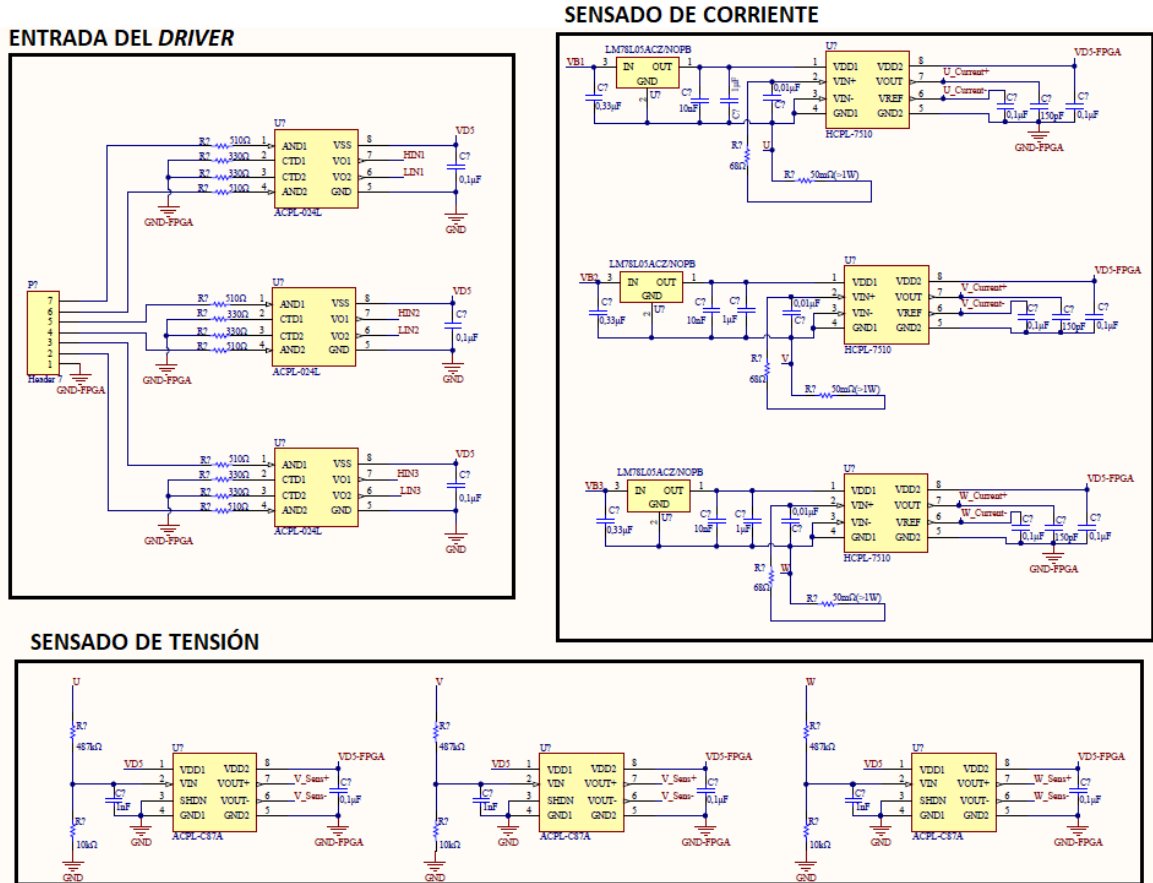


Figura 17: Distribución de optoacopladores en el PCB

3.2.1 Sensado de tensión

En este proyecto, se ha sensado la tensión de entrada a la bobina del Full-Bridge para que el controlador que esté regulando este convertidor pueda tener *feedback* de las salidas y sea capaz de hacer un control en lazo cerrado. Como en este TFG hay parte de potencia, se ha utilizado un divisor de tensión para reducir el voltaje. Para disminuir las pérdidas provocadas por el divisor resistivo, se han elegido unas resistencias de alto valor. El sensor resistivo sería:

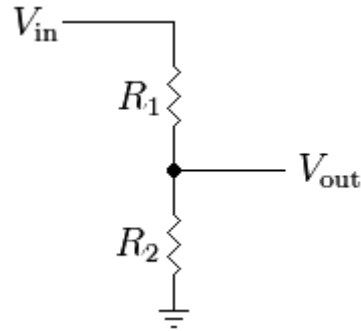


Figura 18: Divisor de tensión

La tensión a la salida del divisor es (3.11):

$$V_{\text{out}} = \frac{R_2}{R_1 + R_2} \cdot V_{\text{in}} \quad (3.11)$$

A la salida del divisor obtendremos V_{out} , que será la señal que queremos medir, para ello usamos el optoacoplador ACPL-C87A, que se encarga de aislar la señal. Observamos en su *datasheet* que la entrada de este circuito integrado debe de ser inferior a 5 V. Luego nuestro divisor resistivo usado es:

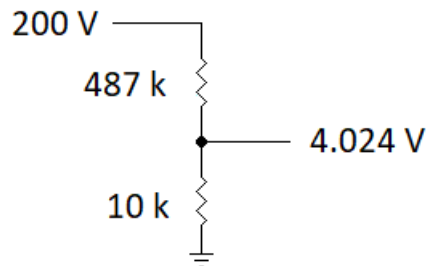


Figura 19: Divisor de tensión con los valores utilizados

Se ha decidido no llegar a 5 V para tener un cierto margen y que tenga el dispositivo un perfecto funcionamiento.

$$V_{\text{out}} = \frac{10000}{10000 + 487000} \cdot 200 = 4,024 \text{ V} \quad (3.12)$$

La potencia que se disipa en el peor caso sería (3.13):

$$P = V \cdot I = \frac{V^2}{R} = \frac{200^2}{10000 + 487000} = 0,08 \text{ W} \quad (3.13)$$

En la figura 20 mostramos la aplicación típica sugerida por el fabricante, obtenida en [18].

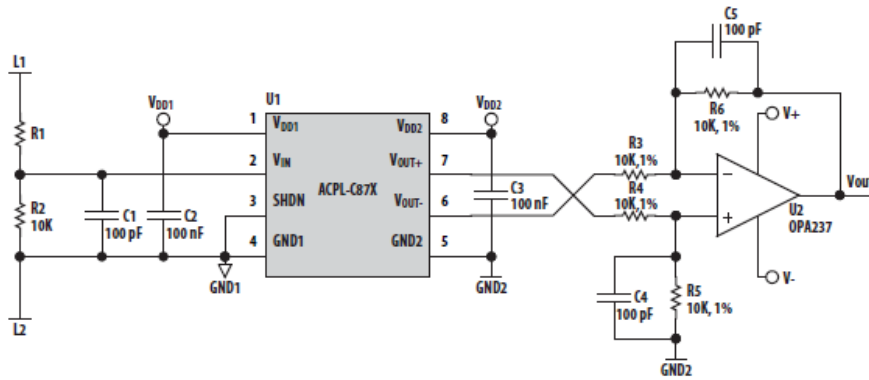


Figura 20: Sugerencia de aplicación del ACPL-C87A

En esta sugerencia, el fabricante utiliza a la salida del optoacoplador un amplificador operacional diferencial, pero con $R_1 = R_2$. Luego según lo visto en la fórmula (3.9), el voltaje a la salida equivale a la diferencia de las entradas. Esto significa que el fabricante aconseja esta configuración en caso de que se quiera generar una señal *single-ended*. Pero como hemos comentado al principio de este capítulo, en este PCB se ha implementado la etapa de aislamiento y no la de acondicionamiento de señal ya que dependiendo de que ADC se utilice, será necesario o no.

3.2.2 Sensado de corriente

En esta etapa, se analiza la corriente que pasa por la carga, para ello hay diversos métodos, nosotros hemos usado un sensor resistivo. Este sensor también denominado *shunt*, determina la corriente que atraviesa la resistencia mediante la diferencia de voltaje que hay en sus bornes, usando la ley de Ohm.

El optoacoplador utilizado en esta fase es HCPL-7510-300E, es un aislador usado comúnmente para el sensado de corriente. Como podemos observar en [19], el voltaje máximo que puede haber a la entrada de este circuito son 200 mV. Este valor es fundamental para el cálculo de la resistividad de nuestra *shunt*, ya que con este valor y sabiendo que la intensidad máxima que recorre la bobina son 4 A. Valiéndonos de la ley de Ohm podemos sacar la resistividad de la *shunt* (3.14):

$$R = \frac{V_{in}}{I_{max}} = \frac{200 \text{ mV}}{4 \text{ A}} = 50 \text{ m}\Omega \quad (3.14)$$

Una vez calculado su valor, tenemos que ver cuanta potencia disipa la resistencia (3.15).

$$P = V_{in} \cdot I_{max} = 0,2 \cdot 4 = 0,8 \text{ W} \quad (3.15)$$

Para tener un cierto margen elegimos una resistencia con un valor superior a 0,8 W. La resistencia elegida es PWR4412-2SCR0500F.

En la figura 21, mostramos la configuración recomendada por el fabricante que es la usada en este proyecto.

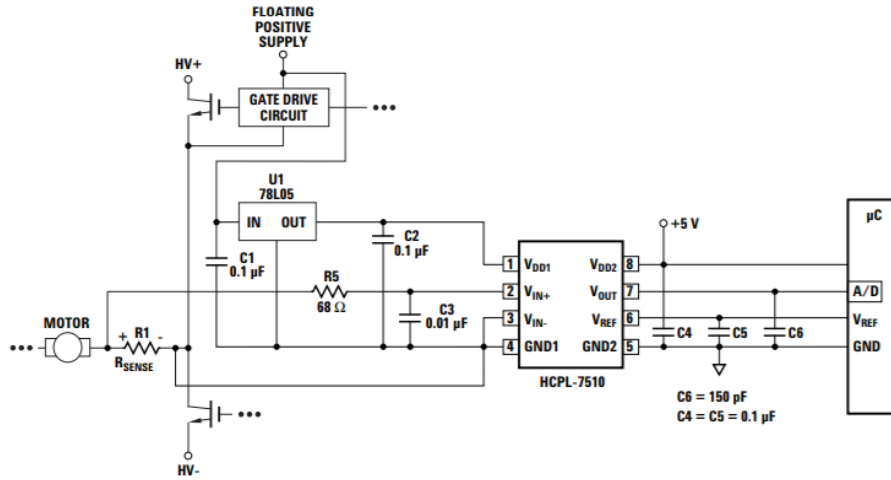


Figura 21: Sugerencia de aplicación del HCPL-7510

Podemos observar que la configuración recomendada por el fabricante es muy similar a la nuestra ya que quiere medir el voltaje de un sensor resistivo que se encuentra entre dos MOSFETs. Al estar entre MOSFETs sabemos que la tensión existente es flotante, lo que quiere decir que a la hora de alimentar el HCPL-7510 por su entrada analógica, necesitaremos un regulador lineal ya que GND1 no estará referenciado a tierra sino a un borne de la resistencia *shunt*. Este regulador lineal permite pasar de 15 V a 5 V. Los 15 V se consiguen a través de la alimentación de 15 V que se utiliza también para disparar el MOSFET de arriba a través del *Bootstrap*.

Las conexiones de la parte analógica de este aislador serían:

- V_{DD1} : se conecta con la salida del regulador lineal
- V_{in+} : se conecta con un borne del sensor resistivo
- V_{in-} : se conecta con el otro borne del sensor resistivo
- $GND1$: Al igual que V_{in-} , se conecta con el otro borne del sensor resistivo

Visto las entradas del optoacoplador, solo nos quedaría deducir cual es el valor de la entrada del regulador, que sería la salida del *driver* que se encarga de la tensión de *Bootstrap* (VB1). El sensado de corriente quedaría de la siguiente forma:

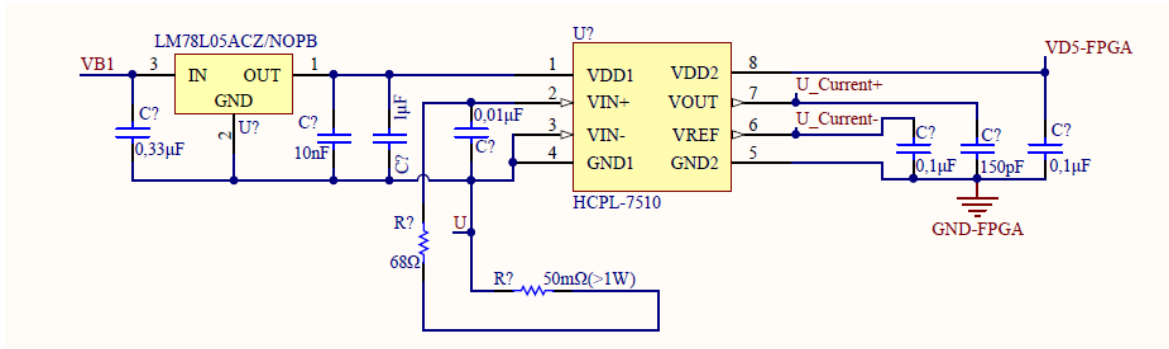


Figura 22: Esquemático del sensado de corriente

3.3 Coste de materiales

En este apartado se va a resumir los costes parciales y totales de todos los componentes usados en este TFG.

Elemento	Referencia del fabricante	Cantidad	Código RS	Precio unitario	Precio total
MOSFETs	TK31E60W	6	8276182	2,30 €	13,80 €
Driver	IR21364SPBF	1	8655664	5,39 €	5,39 €
Aislador (entrada)	ACPL-024L	3	8304978	3,12 €	9,36 €
Aislador (tensión)	ACPL-C87A	3	7687897	5,30 €	15,90 €
Aislador (intensidad)	HCPL-7510	3	1783187	3,32 €	9,96 €
Regulador lineal	LM78L05ACZ	4	5359975	0,61 €	2,44 €
Diodos	MUR110RLG	3	7815868	0,15 €	0,45 €
Cap 1 uF	C1206C105K4RACTU	4	6480733	0,11 €	0,44 €
Cap 220 nF	C0805C224K1RACTU	3	8029955	0,19 €	0,57 €
Cap 330 nF	C0805C334K3RACTU	4	8029872	0,24 €	0,96 €
Cap 150 pF	08052A151JAT2A	3	6983377	0,20 €	0,60 €
Cap 100 nF	C0805C104K5RACTU	13	2644416	0,06 €	0,78 €
Cap 1 nF	0805CG102J9BB	4	378710	0,05 €	0,20 €
Cap 10 nF	08051C103KAZ2A	7	6983352	0,09 €	0,63 €
Cap 1 uF	CGA5L3X7R1H105K160AE	4	1795452	0,19 €	0,76 €
R 20 Ω	CRCW080520R0FKEA	3	8326745	0,09 €	0,28 €
R 10 Ω	CRT0805-BY-10R0ELF	6	6934491	0,19 €	1,12 €
R 2 M Ω	CPF0805B2M0E	1	6662783	0,18 €	0,18 €
R 6,98 kΩ	ERA6APB6981V	1	8405349	0,18 €	0,18 €
R 23.2 kΩ	ERA6APB2322V	1	8405181	0,21 €	0,21 €
R 100 kΩ	CPF0805B100KE	1	6662673	0,14 €	0,14 €
R 510Ω	ERA6APB511V	6	6620916	0,50 €	2,98 €
R 330 Ω	CPF0805B330RE	6	6662471	0,14 €	0,86 €
R 68 Ω	CPF0805B68RE	3	6662427	0,10 €	0,31 €
R 50 mΩ	PWR4412-2SCR0500F	3	6926747	1,08 €	3,24 €
R 100 mΩ	AC04000001007JAC00	1	6830951	0,49 €	0,49 €
R 487 kΩ	YR1B487KCC	3	7545828	0,40 €	1,20 €
R 10 kΩ,	1622796-6	3	1372751	0,37 €	1,10 €
Conector 2 pines	251-8086	10	2518086	0,09 €	0,90 €
Conector 40 pines	613040168921	1	4232835	1,61 €	1,61 €
Clemas power	1711725	5	1895843	0,84 €	4,21 €
Bobina 2,2 mH	1140-222K-RC	3	-	6,68 €	20,04 €

Tabla 4: Coste total y parcial de los materiales

Total sin IVA 101,29 €

El precio es elevado, pero se trata de un prototipo. Si se piden grandes cantidades de componentes, el precio de los materiales se puede ver reducido notablemente.

4 Integración

Una vez escogidos y comprados todos los componentes, pasamos a diseñar el Full-Bridge. Lo primero que debemos hacer es un esquemático del circuito, para ello nos ayudamos de la herramienta *Altium Designer*, posteriormente se tendrá que generar un *layout* del esquemático donde rutaremos las pistas y, por último, soldaremos todos los elementos comprados con el PCB fabricado.

4.1 Esquemático

La estrategia usada para realizar el esquemático completo ha sido primero implementar la parte de potencia que es el integrante central de este TFG y posteriormente la parte de sensado. Para unir todos los elementos que se muestran en el ANEXO A, hemos unido los puertos combinando cables y *NetLabels* para que visualmente quede más claro, ya que si solo usásemos cables quedaría muy embarullado.

Podemos observar en el ANEXO A muchos *header2*, estos elementos corresponden a puntos de prueba o *test points*, son puntos donde se puede verificar fácilmente el funcionamiento del PCB mediante el osciloscopio.

4.2 Rutado

En esta fase se ha procedido a generar el *layout* del esquemático y rutar los componentes. A la hora de generar el *layout*, hemos colocado las huellas de los componentes de tal forma que se minimice el número de *vias*. Una *via* es la conexión física entre dos capas de un PCB, hay diversos tipos de *vias*, en nuestro caso se ha usado *through hole* ya que este PCB tiene dos capas. En la figura 23 se muestra los tipos de *vias* [20].

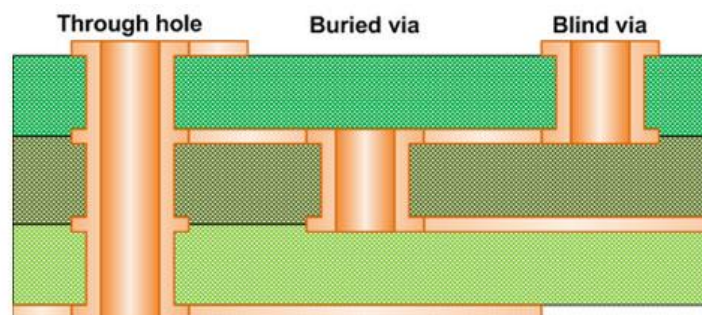


Figura 23: Tipos de vias

Otro factor a tener en cuenta a la hora de situar las huellas es el tipo de encapsulado de los componentes ya que si son SMD solo se ruta en esa capa, pero si son *through hole* se puede rutar en ambas capas, facilitándonos bastante el rutado.

En la tabla 5 mostramos todos los componentes con sus encapsulados, en el caso de SMD hay elementos que vienen con su formato.

Elemento	Referencia del fabricante	Encapsulado
MOSFETs	TK31E60W	<i>through hole</i>
<i>driver</i>	IR21364SPBF	SMD
optoacoplador (Entrada)	ACPL-024L	SMD
optoacoplador (tensión)	ACPL-C87A	SMD
optoacoplador(corriente)	HCPL-7510	SMD
Regulador lineal	LM78L05ACZ	<i>through hole</i>
Diodos	MUR110RLG	<i>through hole</i>
Cap 1 uF	C1206C105K4RACTU	SMD 1206
Cap 220 nF	C0805C224K1RACTU	SMD 0805
Cap 330 nF	C0805C334K3RACTU	SMD 0805
Cap 150 pF	08052A151JAT2A	SMD 0805
Cap 100 nF	C0805C104K5RACTU	SMD 0805
Cap 1 nF	0805CG102J9BB	SMD 0805
Cap 10 nF	08051C103KAZ2A	SMD 0805
Cap 1 uF	CGA5L3X7R1H105K160AE	SMD 1206
R 20 Ω	CRCW080520R0FKEA	SMD 0805
R 10 Ω	CRT0805-BY-10R0ELF	SMD 0805
R 2 M Ω	CPF0805B2M0E	SMD 0805
R 6,98 k Ω	ERA6APB6981V	SMD 0805
R 23,2 k Ω	ERA6APB2322V	SMD 0805
R 100 k Ω	CPF0805B100KE	SMD 0805
R 510 Ω	ERA6APB511V	SMD 0805
R 330 Ω	CPF0805B330RE	SMD 0805
R 68 Ω	CPF0805B68RE	SMD 0805
R 50 m Ω	PWR4412-2SCR0500F	<i>through hole</i>
R 100 m Ω	AC04000001007JAC00	<i>through hole</i>
R 487 k Ω	YR1B487KCC	<i>through hole</i>
R 10 k Ω	1622796-6	<i>through hole</i>
Conector 2 pines	251-8086	<i>through hole</i>
Conector 40 pines	613040168921	<i>through hole</i>
Clemas power	1711725	<i>through hole</i>
Bobina 2,2 mH	1140-222K-RC	<i>through hole</i>

Tabla 5: Encapsulado de los componentes

El último factor a tener en cuenta a la hora de colocar la huella de los componentes son los condensadores de desacoplo. Estos condensadores son los encargados de filtrar la señal de alimentación, y para que sean útiles, deben situarse lo más cerca posible al dispositivo.

Una vez tenemos clara la disposición de los elementos, empezamos a unir *pads* mediante pistas. A la hora de rutar tenemos que diferenciar claramente la etapa de potencia ya que estas pistas deben de estar más separadas entre sí de lo normal y ser más anchas. Cuando una pista tiene mucho voltaje, hay que separarla mucho de otras pistas ya que se puede producir arcos de voltaje entre ellas y en el caso que una pista tenga mucha intensidad, ésta debe de ser ancha para no calcinarse. Luego tal y como se muestra en la figura 24, toda la parte de potencia tiene las pistas anchas y separadas entre sí.

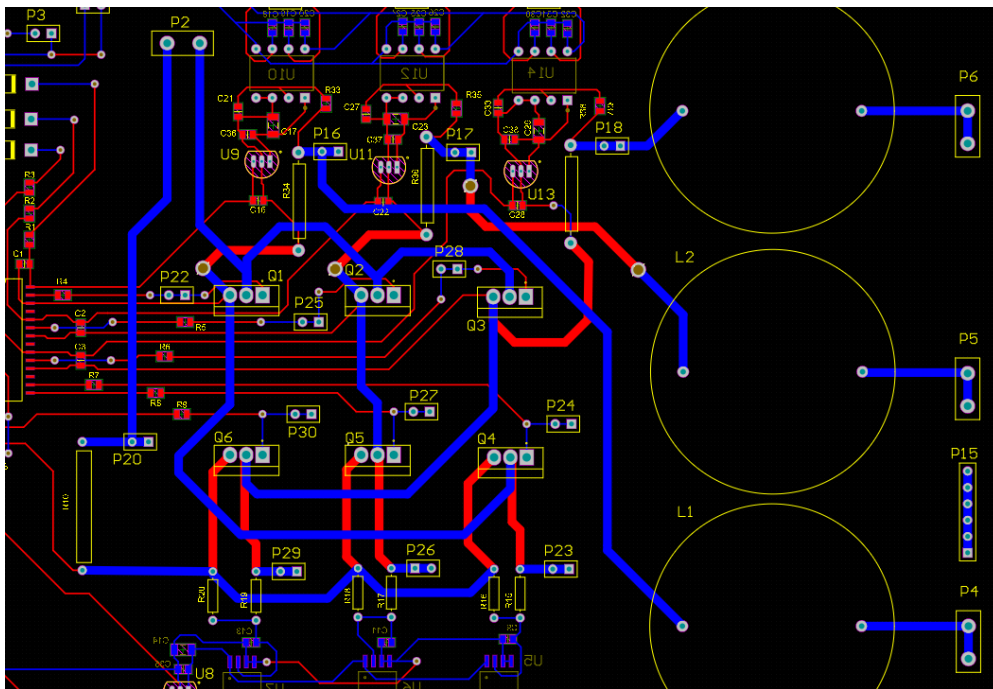


Figura 24:Rutado de la etapa de potencia en la capa *bottom* sin plano de masa

En la figura 24 se indica el rutado de la etapa de potencia en la capa *bottom*, se observa claramente la anchura de pista y la separación entre ellas. Para los demás componentes que no pertenecen a esta etapa no es necesario que las pistas sean tan anchas de hecho, se ha utilizado el menor tamaño posible para así realizar un PCB más reducido. Los tamaños usados en este proyecto son:

- Ancho de pista: 0,4 mm
- *Vias*: 0,7 mm
- Separación: mínimo 0,2 mm
- Ancho de pista (potencia): 1,5 mm
- Separación (potencia): mínimo 2 mm
- *Vias* (potencia):1,7 mm
- Dimensiones de placa: 200 mm x 250 mm

Para contrarrestar el ruido de la placa se han realizado dos planos de masa. En la construcción de un PCB se diseña estos planos para tener una referencia más robusta y mejorar así su respuesta frente al ruido. Hay dos planos de masa en este PCB ya que tenemos dos referencias fundamentales como son: GND-FPGA y GND-Potencia. En la figura 25 se muestran los dos planos de masas, donde se puede distinguir entre la etapa de potencia y la

de sensado que están separadas por los optoacopladores y cada parte tiene su correspondiente plano de masa.

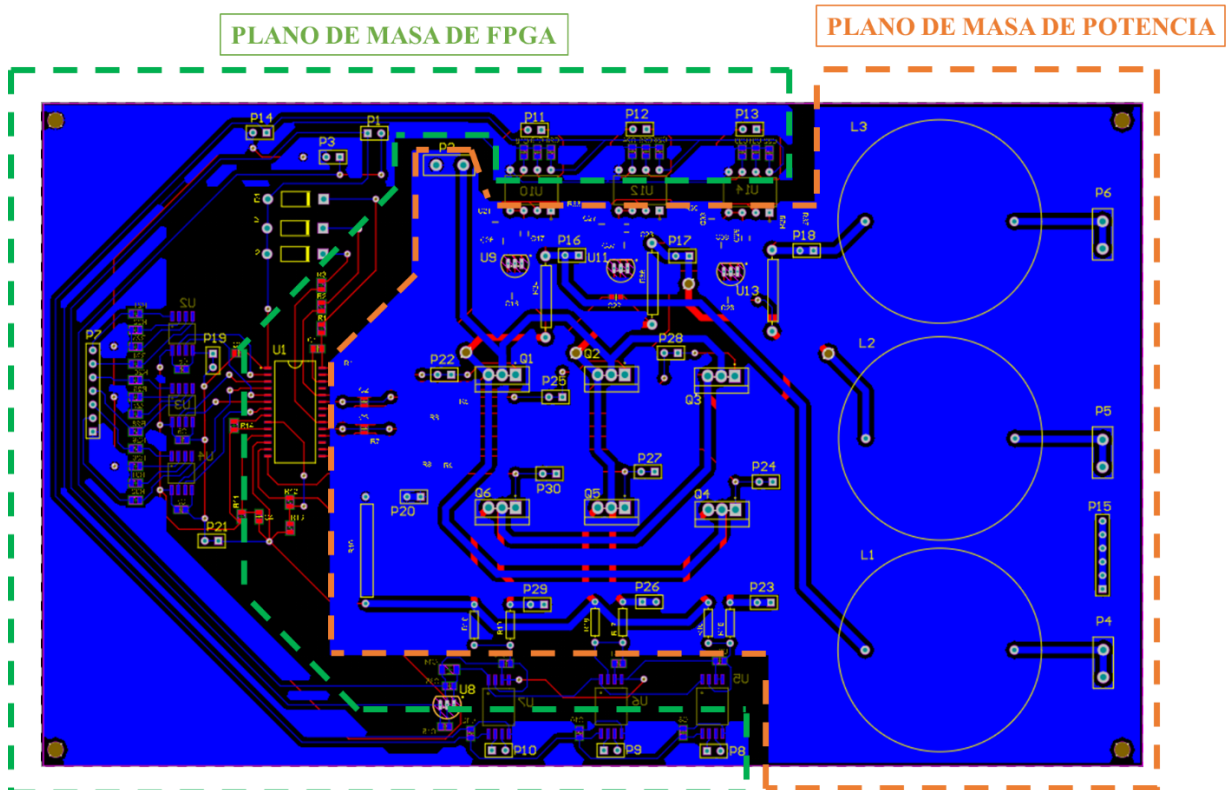


Figura 25: Planos de masa en la capa *bottom*

En el ANEXO B se encuentra el rutado de la capa *top*, *bottom* y *bottom* sin planos de masa.

4.3 Construcción

Una vez realizado el rutado de la placa, debemos de generar los archivos pertinentes para que la fresadora sea capaz de taladrar las *vias* y los *pads*, como podemos observar en el ANEXO C figura 42, en la capa *top* no se ha fresado la parte sobrante del cobre para no desgastar el cabezal, esto no afecta al comportamiento del Full-Bridge.

La estrategia a seguir ha sido, primero soldar las *vias*, luego los componentes más pequeños que corresponden con la etapa de sensado y por último soldamos los componentes más grandes que corresponde a la etapa de potencia. Hemos usado esta táctica ya que según pongamos elementos grandes en la placa, ésta será más difícil de manipular. Todos los elementos se han soldado a mano sin usar herramientas automáticas.

En la figura 26 podemos observar la capa *top* de la placa que equivale a la etapa de potencia y en la figura 27 se muestra la capa *bottom* que se corresponde con la fase de sensado.

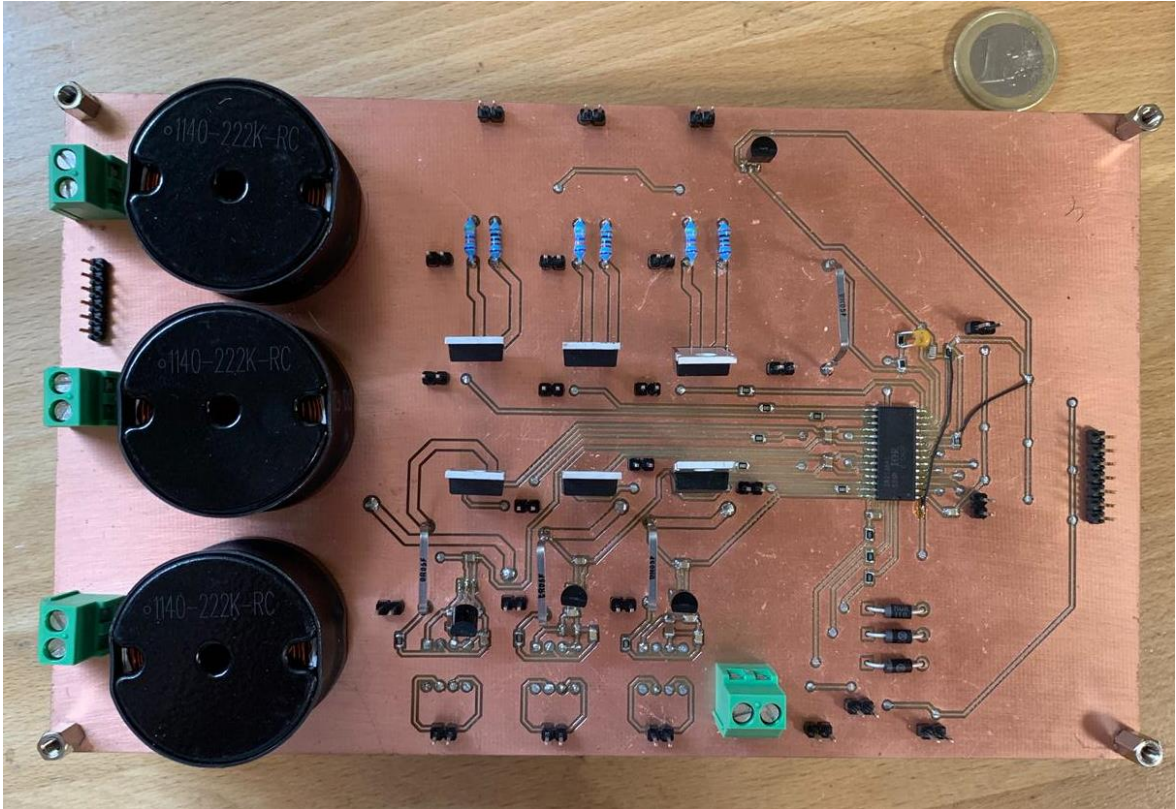


Figura 26: Capa *top* del PCB construido

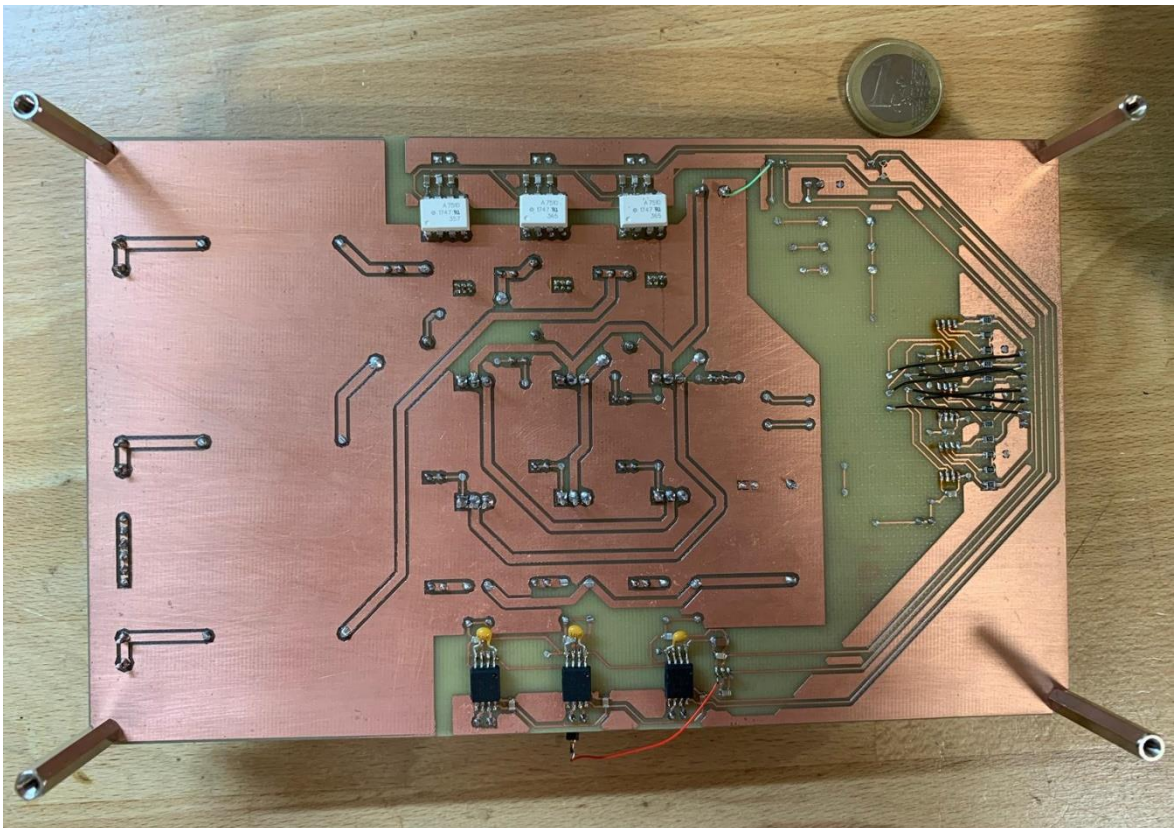


Figura 27: Capa *bottom* del PCB construido

5 Pruebas, comparativa y resultados

En este capítulo se explica la distribución del circuito para realizar las diversas pruebas una vez construido el convertidor.

5.1 Distribución del circuito

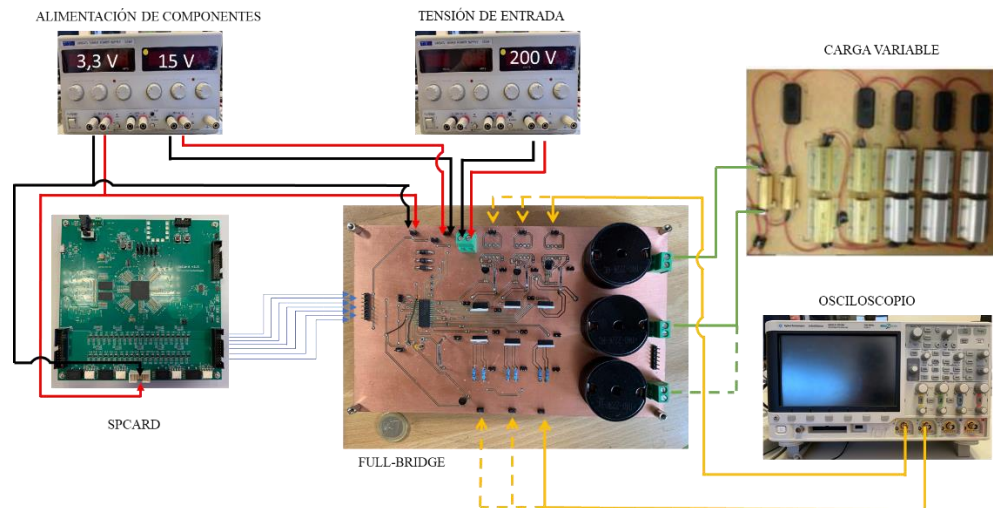


Figura 28: Distribución del sistema para la obtención de pruebas

Realizamos diversas pruebas para observar el perfecto funcionamiento del Full-Bridge, para ello necesitamos dos generadores de tensión, el primero de ellos proporciona la alimentación necesaria para los diversos componentes del circuito, el segundo es el encargado de proporcionar la tensión de la etapa de potencia. Al principio hemos empezado con poco voltaje y de manera progresiva hemos ido aumentando este voltaje, por ello se necesita una carga variable ya que para poco voltaje necesitaremos poca carga, pero según aumentemos el voltaje necesitaremos más carga.

En este TFG, hemos usado el microcontrolador SpCard [21], que como ya sabemos es el encargado de generar los pulsos necesarios para que conmuten los MOSFETs. Observamos que hay siete pines, seis de ellos corresponden a los pulsos (dos por fase) y uno de ellos pertenece a masa. Por último, conectamos un osciloscopio encargado de capturar el sentido de tensión y de corriente, mediante este dispositivo podremos observar si este convertidor funciona correctamente.

En la figura 28 se muestra la distribución del sistema para realizar las pruebas pertinentes, pero una vez nos aseguremos que el Full-Bridge funciona correctamente, tendremos que seguir el esquema mostrado en la figura 36, ya que así el convertidor puede recibir *feedback* de las salidas y sea capaz de realizar un control en lazo cerrado.

El microcontrolador se ha configurado de una manera sencilla, para comprobar si el Full-Bridge funciona correctamente, lo ideal sería configurar un patrón para que a la salida

observásemos una señal senoidal. En nuestro caso hemos configurado la SpCard de tal manera que a la salida veamos una señal constante.

5.2 Pruebas de potencia

Una vez tenemos la distribución completa del sistema, empezamos a realizar una batería de pruebas. La primera de ellas es la más importante ya que vamos a comprobar el funcionamiento de la parte de potencia, posteriormente comprobaremos la etapa de sensado. Todas estas pruebas se han realizado con una impedancia a la salida de 47Ω .

Empezamos haciendo una prueba con $V_{in} = 30 \text{ V}$ y un *duty cycle* del 75%. De manera teórica deberíamos de obtener:

- Tal y como hemos visto en la tabla 1, si *duty cycle* es del 75%:

$$V_{out} = \frac{V_{in}}{2} = \frac{30}{2} = 15 \text{ V} \quad (5.1)$$

- Sabiendo el voltaje y el valor de la resistencia que hay en la carga, podemos sacar su intensidad mediante la ley de Ohm:

$$I_{out} = \frac{V_{out}}{R} = \frac{15}{47} = 0,319 \text{ mA} \quad (5.2)$$

En la figura 29 se muestra la captura del osciloscopio de esta prueba. Se puede ver la tensión de entrada en el canal 1, la tensión de salida en el canal 2 y la corriente de salida en el canal 3. Observamos que los datos son los esperados. Es cierto que los valores obtenidos son inferiores a los calculados teóricamente, pero hay diversos factores que hacen que esto no sea posible como son las pérdidas eléctricas de los componentes o el mal estado de las sondas.

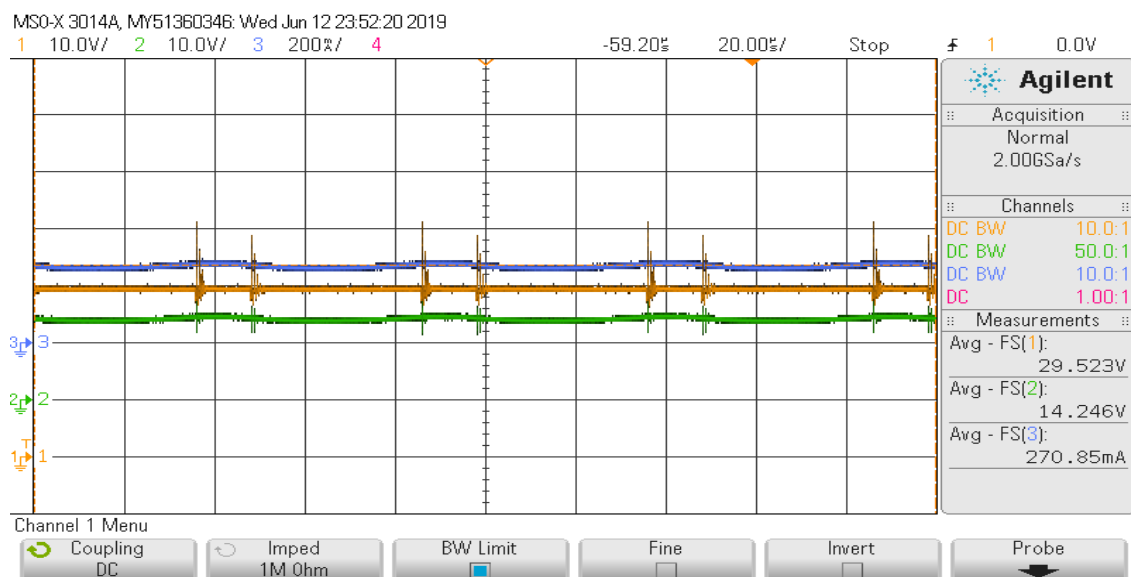


Figura 29: captura de osciloscopio a la salida del convertidor Full-Bridge ($V_{IN}=30 \text{ V}$ Y $D=0,75$)

Esta prueba se ha realizado con la fase dos y tres, que equivalen a V y W en la hoja del esquemático que se puede observar en el ANEXO A. Se han probado todas las fases, para comprobar su funcionamiento, pero por simplicidad solo se ha capturado la fase dos y tres. Ahora vamos a realizar distintas pruebas cambiando el voltaje a la entrada, modificando el *duty cycle* y comprobando el funcionamiento de la fase uno. En las tablas 6 y 7 se muestran los resultados.

<i>duty cycle</i>	$V_{in-teórico}$	$V_{in-práctico}$	$V_{out-teórico}$	$V_{out-práctico}$	$I_{out-teórico}$	$I_{out-práctico}$
0,25	30 V	29,624 V	-15 V	-14,724 V	-0,319 mA	-0,372 mA
0,5	30 V	29,548 V	0 V	-0,528 V	0 mA	-0,657 mA
0,75	30 V	29,523 V	15 V	14,246 V	0,319 mA	0,271 mA

Tabla 6: Pruebas con $V_{IN}=30$ V y fase 2 y 3 (V y W)

<i>duty cycle</i>	$V_{in-teórico}$	$V_{in-práctico}$	$V_{out-teórico}$	$V_{out-práctico}$	$I_{out-teórico}$	$I_{out-práctico}$
0,25	15 V	14,523 V	-7,5 V	-7,337 V	-0,160 mA	-201,4 mA
0,5	15 V	14,448 V	0 V	-0,352 V	0 mA	-5,4 mA
0,75	15 V	14,498 V	7,5 V	7,085 V	0,160 mA	205,7 mA

Tabla 7: Pruebas con $V_{IN}=15$ V y fase 1 y 2 (U y V)

Los resultados son muy cercanos a los esperados. Son menores debido a las pérdidas eléctricas del circuito y a los *dead time* que modifican ligeramente el ciclo de trabajo efectivo. Asimismo, la corriente práctica se ve modificada debido a que la tensión de salida es ligeramente menor a la expresada por el motivo anterior. También afecta la tolerancia de la resistencia de salida.

5.3 Comparativa entre Full-Bridge teórico y práctico

En este apartado vamos a realizar una comparativa entre un modelo teórico realizado con Simulink y el Full-Bridge construido, primero haremos una simulación correspondiente a los parámetros de diseño, con una señal senoidal en la etapa de control (DC/AC) y posteriormente se hará otra simulación con una constante en la fase de control (DC/DC), para poder contrastarlo con el Full-Bridge realizado.

En el ANEXO D, se muestra el esquemático usado en Simulink y la obtención de los parámetros necesarios para simular. La simulación hecha, corresponde con los parámetros de diseño de este TFG, para obtener a la salida $V_{out} = 110 V_{RMS}$, tenemos de saber que *duty cycle* debemos de tener, para ello hay que despejar la D de la ecuación (2.10).

$$V_{out} = V_{in} \cdot (2 \cdot D - 1) \quad (2.10)$$

$$D = \frac{1}{2} \cdot \left(\frac{V_{out}}{V_{in}} + 1 \right) = \frac{1}{2} \cdot \left(\frac{110 \cdot \sqrt{2}}{200} + 1 \right) = 0,8889 \quad (5.3)$$

Una vez tenemos el valor del *duty cycle*, simulamos y observamos los resultados que se muestran en las figuras 30 y 31.

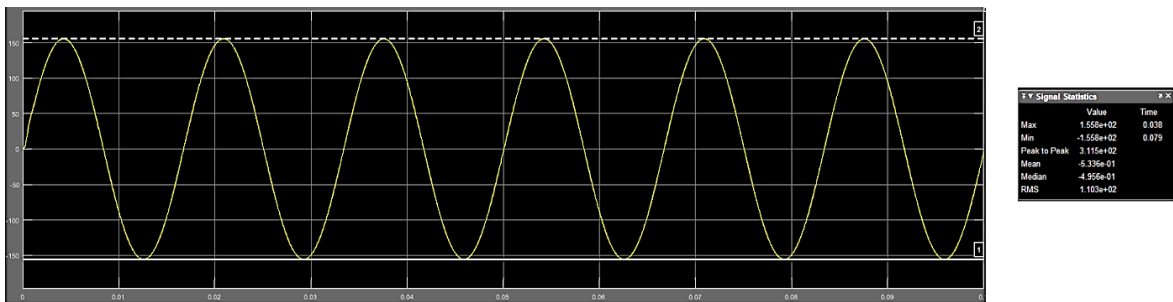


Figura 30: Simulación en Simulink del convertidor en modo DC/AC. Tensión de salida ($V_{IN}=200\text{ V}$ y $D=0,8889$)

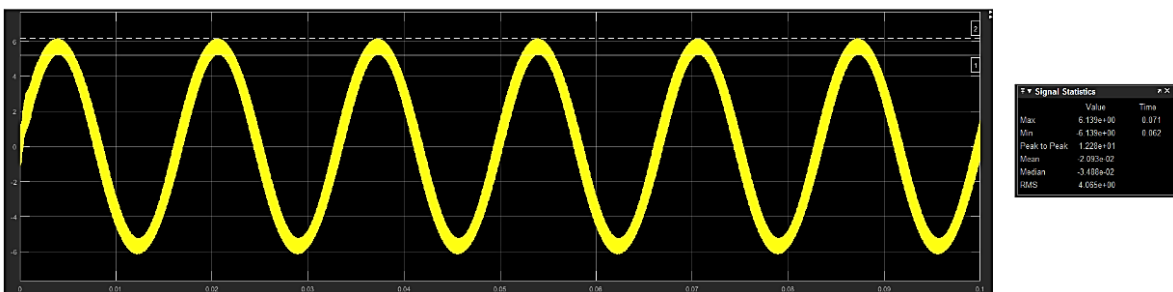


Figura 31: Simulación en Simulink del convertidor en modo DC/AC. Corriente de salida ($V_{IN}=200\text{ V}$ y $D=0,8889$)

En el desplegable que nos aparece tras la simulación se puede observar como las salidas equivalen a ondas senoidales, en el primer caso $V_{out} = 110,3\text{ V}_{RMS}$ y en el segundo caso $I_{out} = 4,065\text{ A}_{RMS}$, luego corroboramos que el valor de la bobina es el correcto ya que los resultados son los esperados.

Como hemos comentado anteriormente, el patrón usado en la SpCard no es capaz de generar una señal senoidal. Por este motivo, se ha realizado otra simulación en MATLAB con un patrón constante, para así poder compararlo con los resultados prácticos de este TFG. La simulación correspondiente se muestra en las figuras 32 y 33, se ha elegido $V_{in} = 30\text{ V}$ y $D = 0,75$ para poder compararlo con la primera prueba realizada en la etapa de potencia, que equivale a la figura 29. Observamos que la simulación de Simulink al ser ideal da los resultados teóricos expuestos en las fórmulas: (5.1) y (5.2) mientras que, en la práctica (figura 29) los valores se ven mermados por las pérdidas eléctricas.

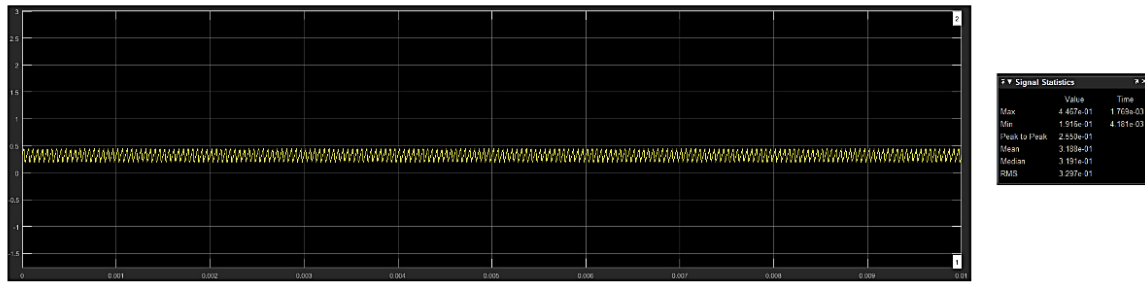


Figura 32 Simulación en Simulink del convertidor en modo DC/DC. Corriente de salida ($V_{IN}=30\text{ V}$ y $D=0,75$)

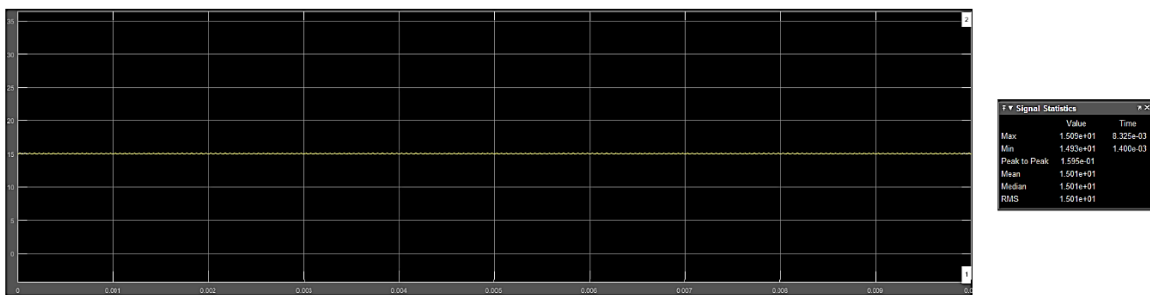


Figura 33: Simulación en Simulink del convertidor en modo DC/DC. Tensión de salida ($V_{IN}=30\text{ V}$ y $D=0,75$)

5.4 Pruebas de sensado de corriente

Debemos recordar que para sensar la corriente, se hacía a través de una resistencia *shunt*, que posteriormente se le añadía el optoacoplador HCPL-7510. A la salida de este dispositivo, encontramos dos voltajes, V_{ref} y $V_{sensada}$. Para poder medir tensiones positivas y negativas, fijamos V_{ref} a 5 V, de tal manera que la salida está centrada en $V_{ref}/2$, es decir en 2,5 V.

Viendo el *datasheet* del optoacoplador usado en el sensado de corriente [19], obtenemos que la ganancia es (5.4):

$$G = \frac{V_{ref}}{0,512} = \frac{5\text{ V}}{0,512} = 9,766\text{ V} \quad (5.4)$$

Si multiplicamos este valor de ganancia por la resistencia de salida, obtenemos el valor de la resistencia a la salida del sensado.

$$R_{out\text{-efectiva}} = 0,05\ \Omega \cdot \frac{5}{0,512} = 0,4883\ \Omega \quad (5.5)$$

Teniendo la resistencia a la salida, $V_{IL\text{-sensado}}$ teórico sería (5.6):

$$V_{IL\text{-sensado te\u00f3rico}} = 2,5 - 0,4883 \cdot I_L \quad (5.6)$$

Un ejemplo del sensado de corriente ser\u00eda el representado en la figura 34, con $V_{in} = 30 \text{ V}$ y $D = 0,75$:



Figura 34: captura de osciloscopio del sensado de corriente ($V_{IN}=30 \text{ V}$ y $D=0,75$)

El canal 3 (azul) equivale a la corriente medida en la resistencia *shunt*, $I_L = 319,1 \text{ mA}$, el canal 1 (amarillo) corresponde a $V_{IL\text{-sensado real}} = 2,251 \text{ V}$ y el canal 2 (verde) equivale a la salida del Full-Bridge, $V_{out} = 14,196 \text{ V}$

Tal y como se ha visto en la formula (5.6), $V_{IL\text{-sensado te\u00f3rico}}$ ser\u00eda (5.7):

$$V_{IL\text{-sensado te\u00f3rico}} = 2,5 - 0,4883 \cdot 319,1 = 2,3442 \text{ V} \quad (5.7)$$

En la tabla 8, mostramos diversas pruebas, cambiando el voltaje de entrada.

V_{in}	V_{out}	I_L	$V_{IL\text{-sensado real}}$	$V_{IL\text{-sensado te\u00f3rico}}$
10	4,57 V	0,112 A	2,35 V	2,445 V
15	7,01 V	0,164 A	2,31 V	2,419 V
20	9,47 V	0,215 A	2,29 V	2,395 V
30	14,12 V	0,319 A	2,25 V	2,344 V

Tabla 8: Pruebas del sensado de corriente con $D = 0,75$

Como podemos observar, $V_{IL\text{-sensado te\u00f3rico}} \approx V_{IL\text{-sensado real}}$. Nuevamente hay que tener en cuenta el ruido de medici\u00f3n, las tolerancias que tiene el optoacoplador de sensado, y las p\u00e9rdidas el\u00e9ctricas.

5.5 Pruebas de sensado de tensión

En esta etapa debemos de tener presente que, en este PCB se sensaba la tensión mediante un divisor resistivo, que posteriormente se le agregaba el optoacoplador ACPL-C87A. A la hora de capturar los resultados, hemos necesitado acondicionar la señal para generarla *single-ended* mediante un amplificador operacional diferencial, se ha seguido el esquema sugerido por el fabricante expuesto en la figura 20.

En esta etapa se ha realizado una prueba con un voltaje de entrada de 30 V y con un *duty cycle* de 50%. La tensión sensada que debemos obtener debe de ser (5.8):

$$V_{\text{fase-sensado teórico}} = V_{\text{fase}} \cdot \text{ganancia-div-resistivo} \quad (5.8)$$

Donde la ganancia del divisor resistivo es (5.9).

$$\text{ganancia-div-resistivo} = \frac{10 \text{ k}}{487 \text{ k}} = 0,020534 \quad (5.9)$$

Sabiendo que $D=0,5$, V_{fase} debe de ser 15 V, luego la tensión sensada sería (5.10):

$$V_{\text{fase-sensado teórico}} = 15 \cdot 0,020534 = 0,30801 \text{ V} \quad (5.10)$$

En la figura 35 se muestra una captura del osciloscopio de esta prueba, donde el canal 1 (amarillo) representa $V_{\text{fase-sensado real}}$ con *single ended*, y el canal 2 (verde) muestra la tensión a la salida antes de pasar por la bobina. Se puede observar que hay poco ancho de banda (baja dinámica), estamos al borde de la banda de trabajo del amplificador por eso la señal no es tan pura como la deseada, aun así, no es importante ya que los controles digitales no necesitan tensiones instantáneas sino una media de ellas.

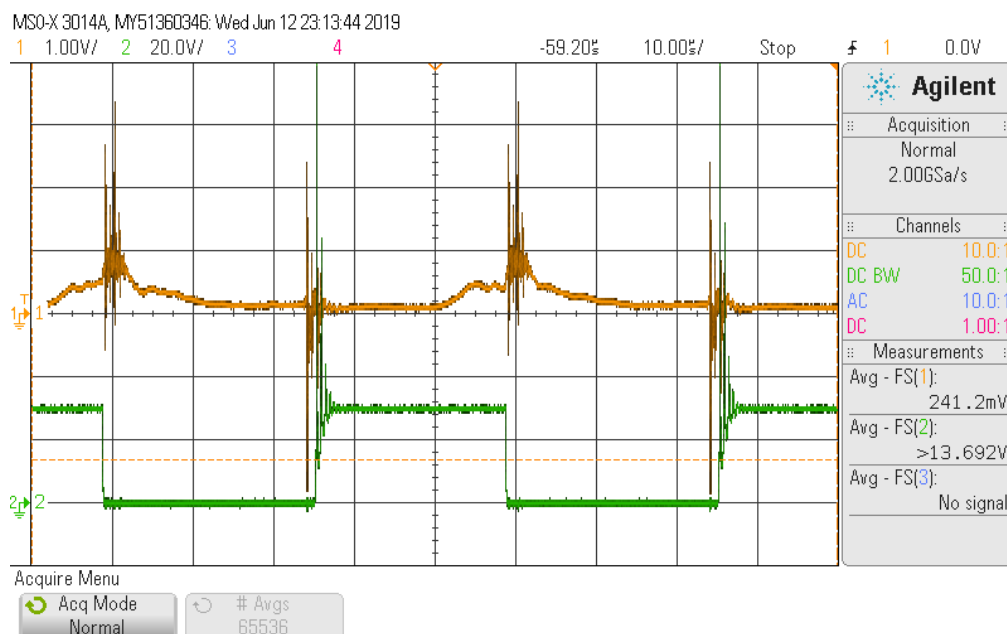


Figura 35: captura de osciloscopio del sensado de tensión ($V_{IN}=30 \text{ V}$ y $D=0,5$)

Ahora realizamos diversas pruebas modificando el voltaje de entrada y analizamos los resultados que se muestran en la tabla 9.

V_{in}	V_{out}	$V_{fase-sensado\ real}$	$V_{fase-sensado\ te\ orico}$
15 V	6,63 V	0,135 V	0,154 V
20 V	9 V	0,168 V	0,205 V
30 V	14,4 V	0,221 V	0,308 V

Tabla 9: Pruebas del sensado de tensi3n con $D = 0,75$

Se puede observar que $V_{fase-sensado\ real} \neq V_{fase-sensado\ te\ orico}$. La precisi3n en esta etapa es muy elevada. Y el peque1o error que se comete es debido, entre otros factores, a tolerancias en las resistencias del divisor resistivo, del sensor de tensi3n y del operacional posterior.

6 Conclusiones

Al principio de esta memoria, se ha recalcado la importancia que tienen los convertidores DC-AC, en este TFG se ha diseñado y construido un Full-Bridge.

Primero nos hemos centrado en comprender el funcionamiento del convertidor, obteniendo sus ecuaciones características. Mas adelante, se ha diseñado la etapa de potencia, que es la parte fundamental del convertidor, aunque también se ha implementado una etapa de sensado para que el microcontrolador encargado de generar pulsos pueda recibir *feedback*. Una vez tenemos claras las partes del convertidor, buscamos los componentes óptimos para que este PCB cumpla las especificaciones de diseño.

Una vez comprado todos los elementos, nos centramos en construir el PCB. Para ello ha sido necesario realizar un esquemático, generar un *layout* y rutar las huellas de los componentes, todo ello lo hacemos con la herramienta *Altium Designer*. Cuando tenemos todos los ficheros, fabricamos el PCB con la fresadora de la EPS y soldamos todos los componentes de manera manual.

Por último, con el Full-Bridge concluido, hemos realizado diversas pruebas para corroborar el correcto funcionamiento del convertidor. Estas pruebas las contrastamos con una simulación teórica. Como es de esperar, los resultados experimentales no han arrojado resultados idénticos que en la simulación teórica debido a que las pruebas tienen varias fuentes de error. Por una parte, tolerancia en los valores de resistencias o en los sensores, pérdidas eléctricas, necesidad de añadir *deadtimes* para evitar cortocircuitos indeseados, o incluso ruido generado por la conmutación.

En conclusión, se ha demostrado que el diseño del convertidor Full-Bridge trifásico ha sido correcto mediante las pruebas experimentales. Asimismo, las pruebas experimentales demuestran que las etapas de sensado han sido diseñadas y construidas de forma correcta, arrojando resultados coherentes con los valores teóricos. Por tanto, este convertidor servirá como punto de partida para la realización de métodos de control en lazo cerrado en el futuro.

6.1 Trabajo futuro

Como trabajo futuro de este TFG, se puede implementar diversos puntos:

- Acondicionamiento de la señal en la etapa de sensado de tensión. Tal y como sugiere el fabricante, a la salida del optoacoplador se puede poner un amplificador operacional diferencial, ya sea para aumentar la ganancia o para generar una señal *single-ended*. En este TFG, esta parte no se ha implementado ya que dependiendo de la resolución del ADC que se escoja, será necesario o no. Luego para dar un mayor grado de libertad a la etapa de control, se ha decidido no realizar el acondicionamiento de la señal en la fase de sensado.
- Implementar la etapa de control. Tal y como se ha especificado al comienzo de la memoria, en este TFG no se ha implementado la fase de control ya que

excede los objetivos de éste. Para llevar a cabo esta etapa, deberíamos unir la etapa de sensado con el microcontrolador, para que éste reciba información del convertidor constantemente y de esta manera el microcontrolador sea capaz de realizar un control en lazo cerrado. Como se vio en [11-13], la sincronización con la red eléctrica es un tema de gran interés científico, dado que se busca reducir costes, pérdidas eléctricas... En la figura 36 se representa un esquema de funcionamiento del Full-Bridge en lazo cerrado.

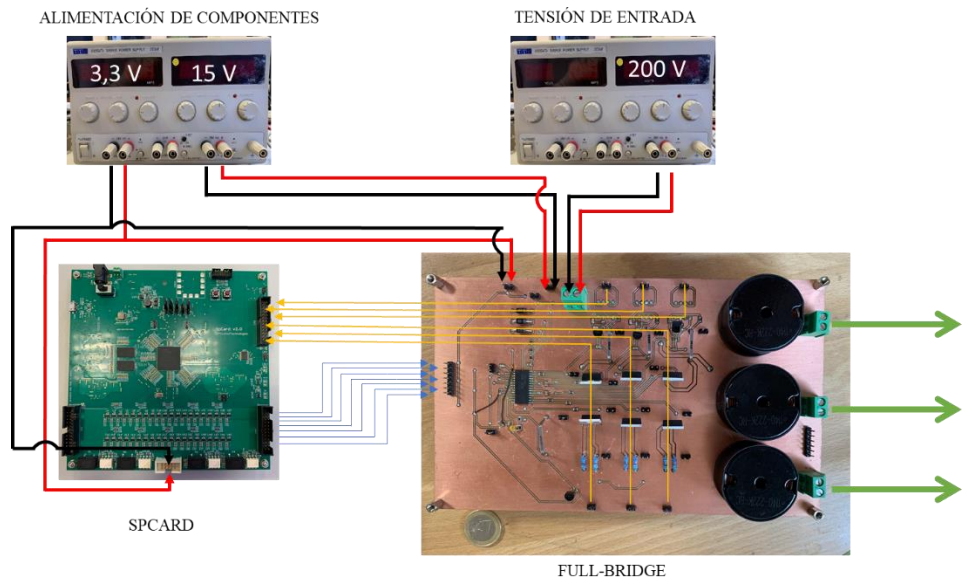


Figura 36: Esquema de funcionamiento del Full-Bridge en lazo cerrado

- Aumentar la tensión de entrada hasta los 200 V, ya que se ha diseñado este convertidor para este voltaje, un buen trabajo futuro sería llegar a él. En este TFG no se ha probado ya que, al no existir un control en lazo cerrado, la respuesta del convertidor puede ser muy inestable. Por tanto, cuando se implemente el control en lazo cerrado podrá probarse en condiciones nominales.
- Realizar un control en lazo cerrado con una consigna sinusoidal para la conversión DC/AC. Se sugiera la exploración de diferentes métodos de control, puesto que dicho control no es trivial en las configuraciones trifásicas.
- Por último, se podría hacer una comparativa con una simulación ideal pero que tuviese en cuenta las pérdidas de los componentes, para así ser más realistas y tener una comparativa más igualada.

Referencias

- [1] J. M. Menegáz and D. S. L. Simonetti, "A review of the main inverter topologies applied on the integration of renewable energy resources to the grid," XI Brazilian Power Electronics Conference, Praiamar, 2011, pp. 963-969.
doi: 10.1109/COBEP.2011.6085334
- [2] J. Wu and C. Chou, "A Solar Power Generation System With a Seven-Level Inverter," in IEEE Transactions on Power Electronics, vol. 29, no. 7, pp. 3454-3462, July 2014.
doi: 10.1109/TPEL.2013.2279880
- [3] R. Kathiresan, P. Das, T. Reindl and S. K. Panda, "A Novel ZVS DC-DC Full-Bridge Converter With Hold-Up Time Operation," in IEEE Transactions on Industrial Electronics, vol. 64, no. 6, pp. 4491-4500, June 2017.
doi: 10.1109/TIE.2017.2674583
- [4] J. Wu, K. Wu, H. Jou and S. Chang, "Small-capacity grid-connected solar power generation system," in IET Power Electronics, vol. 7, no. 11, pp. 2717-2725, 11 2014.
doi: 10.1049/iet-pel.2014.0015
- [5] M. Ortega, F. Jurado and D. Vera, "Novel topology for DC-DC full-bridge unidirectional converter for renewable energies," in IEEE Latin America Transactions, vol. 12, no. 8, pp. 1381-1388, Dec. 2014.
doi: 10.1109/TLA.2014.7014504
- [6] J. Lee, B. Min, T. Kim, D. Yoo and J. Yoo, "A Novel Topology for Photovoltaic DC/DC Full-Bridge Converter With Flat Efficiency Under Wide PV Module Voltage and Load Range," in IEEE Transactions on Industrial Electronics, vol. 55, no. 7, pp. 2655-2663, July 2008.
- [7] F. Filho, L. M. Tolbert, Y. Cao and B. Ozpineci, "Real-Time Selective Harmonic Minimization for Multilevel Inverters Connected to Solar Panels Using Artificial Neural Network Angle Generation," in IEEE Transactions on Industry Applications, vol. 47, no. 5, pp. 2117-2124, Sept.-Oct. 2011.
- [8] R. Naik, N. Mohan, M. Rogers and A. Bulawka, "A novel grid interface, optimized for utility-scale applications of photovoltaic, wind-electric, and fuel-cell systems," in IEEE Transactions on Power Delivery, vol. 10, no. 4, pp. 1920-1926, Oct. 1995.
doi: 10.1109/61.473362
- [9] G. Guo et al., "Series-connected-based Offshore Wind Farms with Full-bridge Modular Multilevel Converter as Grid and Generator-side Converters," in IEEE Transactions on Industrial Electronics.
doi: 10.1109/TIE.2019.2912777

- [10] Butcher, J.C. *The Numerical Analysis of Ordinary Differential Equations: Runge-Kutta and General Linear Methods*; Wiley-Interscience: New York, NY, USA, 1987.
- [11] M. Prodanovic and T. C. Green, "Control and filter design of three-phase inverters for high power quality grid connection," in *IEEE Transactions on Power Electronics*, vol. 18, no. 1, pp. 373-380, Jan. 2003.
doi: 10.1109/TPEL.2002.807166
- [12] J. Rocabert, G. M. S. Azevedo, A. Luna, J. M. Guerrero, J. I. Candela and P. Rodríguez, "Intelligent Connection Agent for Three-Phase Grid-Connected Microgrids," in *IEEE Transactions on Power Electronics*, vol. 26, no. 10, pp. 2993-3005, Oct. 2011.
doi: 10.1109/TPEL.2011.2116126
- [13] L. A. Serpa, S. Ponnaluri, P. M. Barbosa and J. W. Kolar, "A Modified Direct Power Control Strategy Allowing the Connection of Three-Phase Inverters to the Grid Through LCL Filters," in *IEEE Transactions on Industry Applications*, vol. 43, no. 5, pp. 1388-1400, Sept.-oct. 2007.
doi: 10.1109/TIA.2007.904438
- [14] Toshiba, TK31E60W datasheet, December 2013.
<https://docs-emea.rs-online.com/webdocs/131f/0900766b8131f995.pdf>
- [15] International Rectifier, IR21364(S&J)PbF datasheet, November 2009.
<https://docs-emea.rs-online.com/webdocs/140c/0900766b8140cd61.pdf>
- [16] Texas Instruments, LM78L05 datasheet, January 2000.
<http://www.ti.com/lit/ds/symlink/lm78l.pdf>
- [17] Bourns, 1140-222K-RC datasheet, May 2014.
https://www.mouser.es/datasheet/2/54/140_series-776825.pdf
- [18] Avago Technologies, ACPL-C87A datasheet, September 2016.
https://www.mouser.com/ds/2/678/V02-3563EN_DS_ACPL-C87x_2016-09-05-909299.pdf
- [19] Agilent Technologies, HCPL-7510 datasheet, February 2005.
<https://www.promelec.ru/pdf/HCPL-7510.pdf>
- [20] KINGSong, [En línea]. Available: <https://www.king-pcb.com/es/pcb-manufacturing/blind-buried-vias-pcb/>.
- [21] SpControl Technologies, [En línea]. Available: <http://www.spcontroltechnologies.com/es/>.

Glosario

HCTLab	<i>Hardware & Control Tecnology Laboratory</i>
TFG	<i>Trabajo Fin de Grado</i>
PCB	<i>Printed Circuit Board</i>
DC	<i>Direct Current</i>
AC	<i>Alternating Current</i>
MATLAB	<i>MATrix LABoratory</i>
FPGA	<i>Field Programmable Gate Array</i>
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
SMD	<i>Surface Mounted Device</i>
LED	<i>Light Emitting Diode</i>
ADC	<i>Analog to Digital Converter</i>
GND	<i>Ground</i>
EPS	<i>Escuela Politécnica Superior</i>
IEEE	<i>Institute of Electrical and Electronics Engineers</i>

Anexos

A Esquemáticos

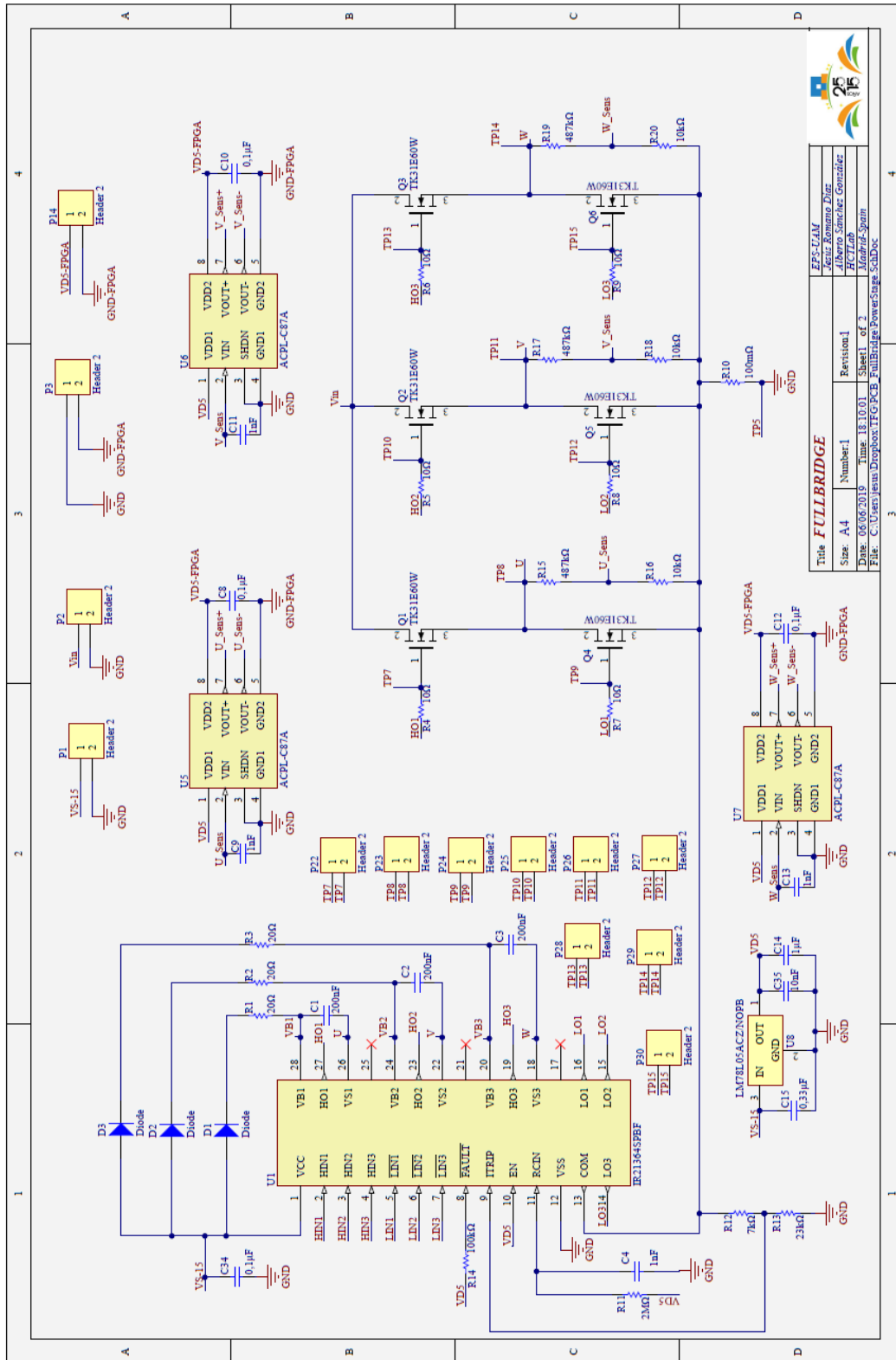
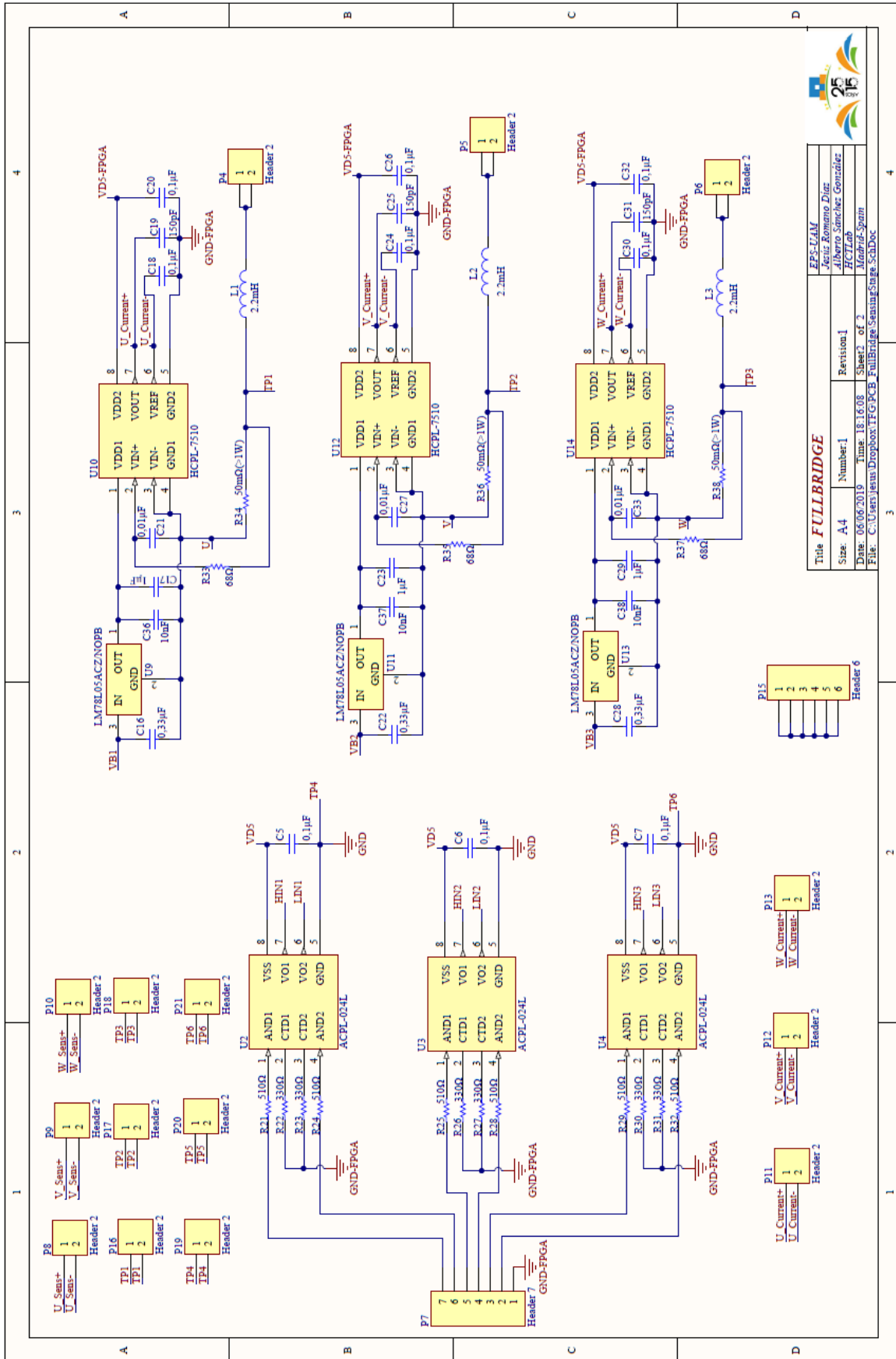


Figura 37: Hoja de esquemático 1



Title FULLBRIDGE	
Size: A4	Number: 1
Date: 06/06/2019	Time: 18:16:08
File: C:\Users\jventura\Dropbox\TFG\PCB_FullBridge\SeatingStage_SchDoc	Sheet2 of 2
EPS-UJAM Iñaki Romáño Díaz Alberto Sánchez González HCTLab Madrid-Spain	

Figura 38: Hoja de esquemático 2

B Rutado

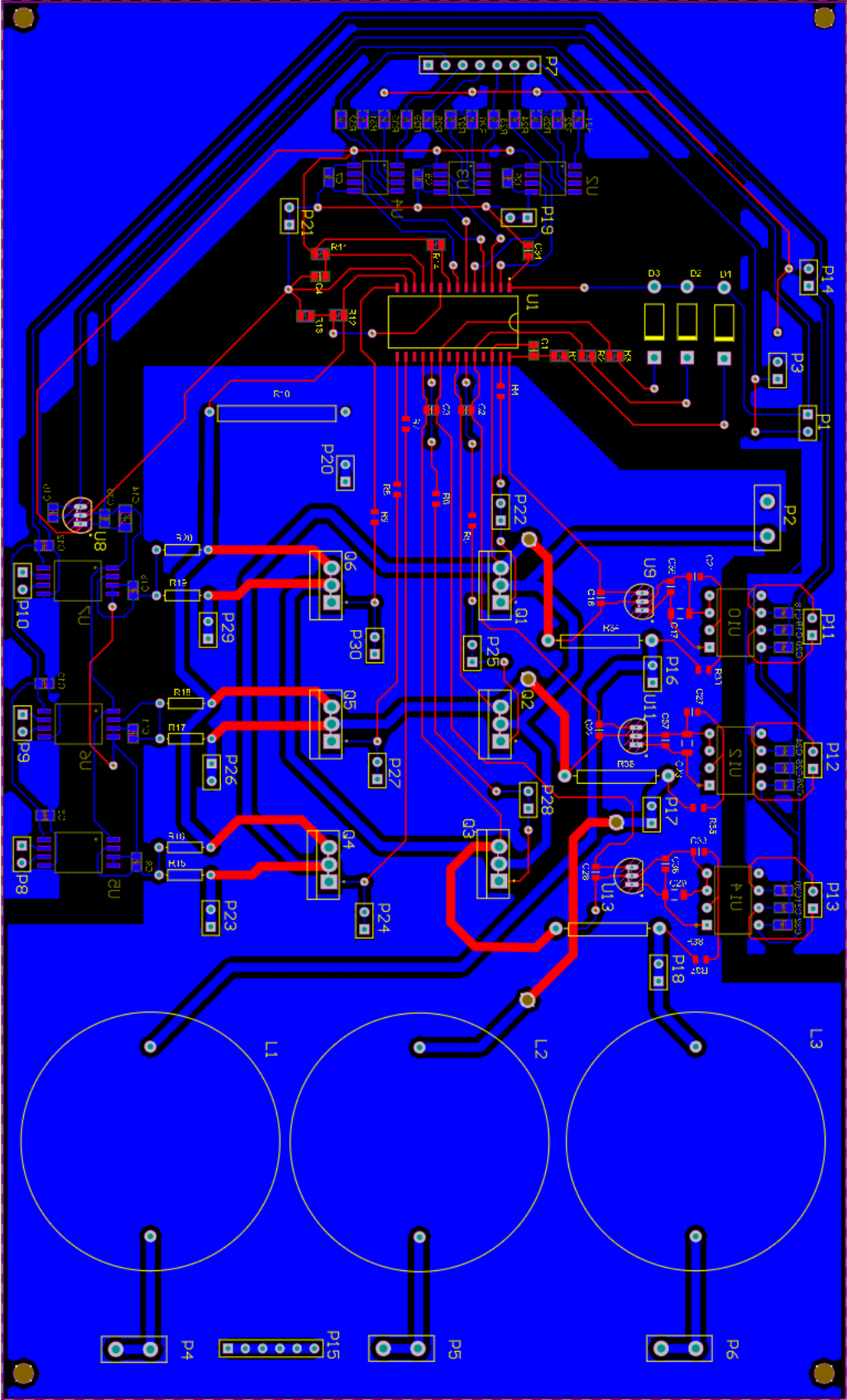


Figura 39:Rutado capa top

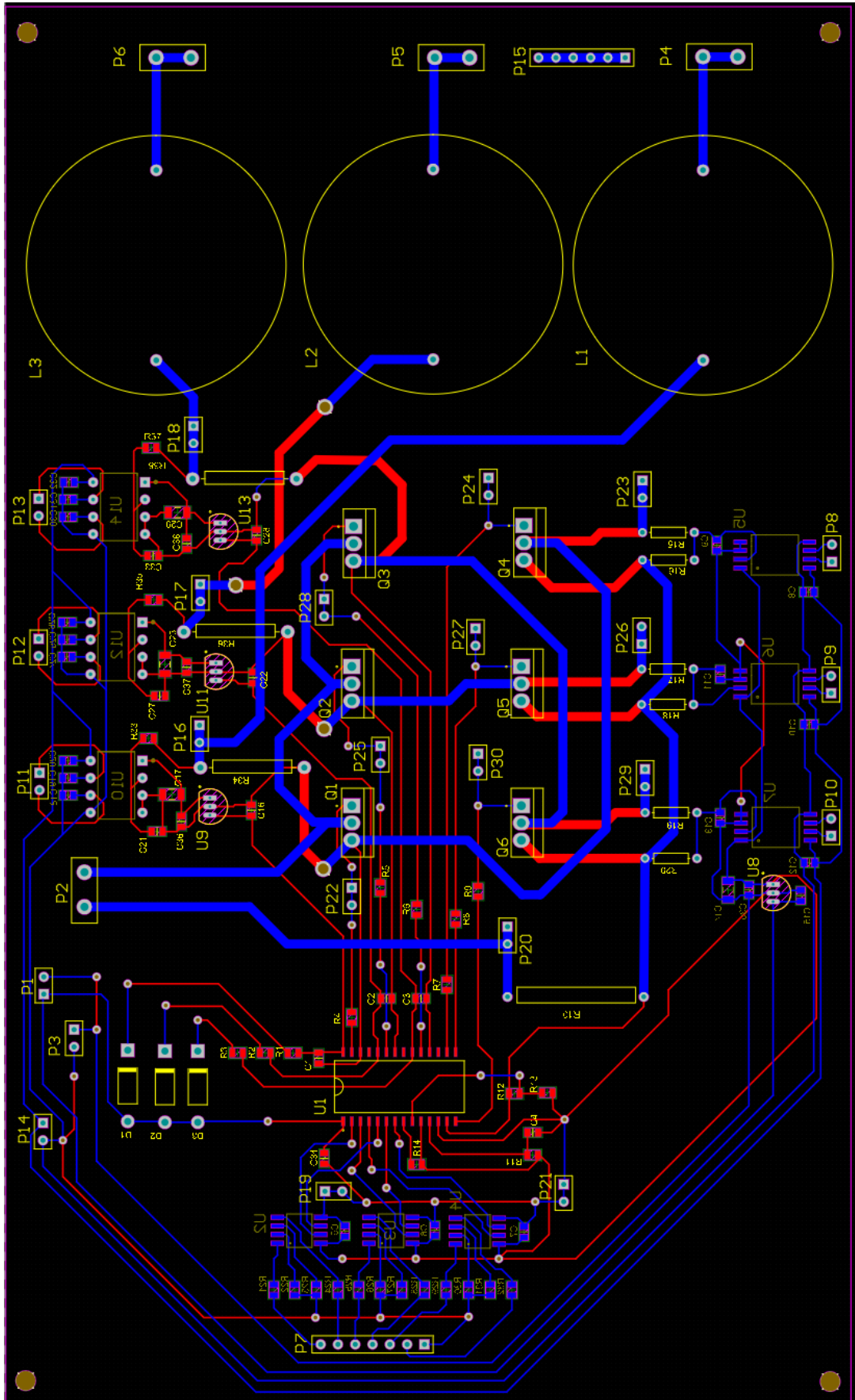


Figura 40: Rutado capa *bottom* sin plano de masa

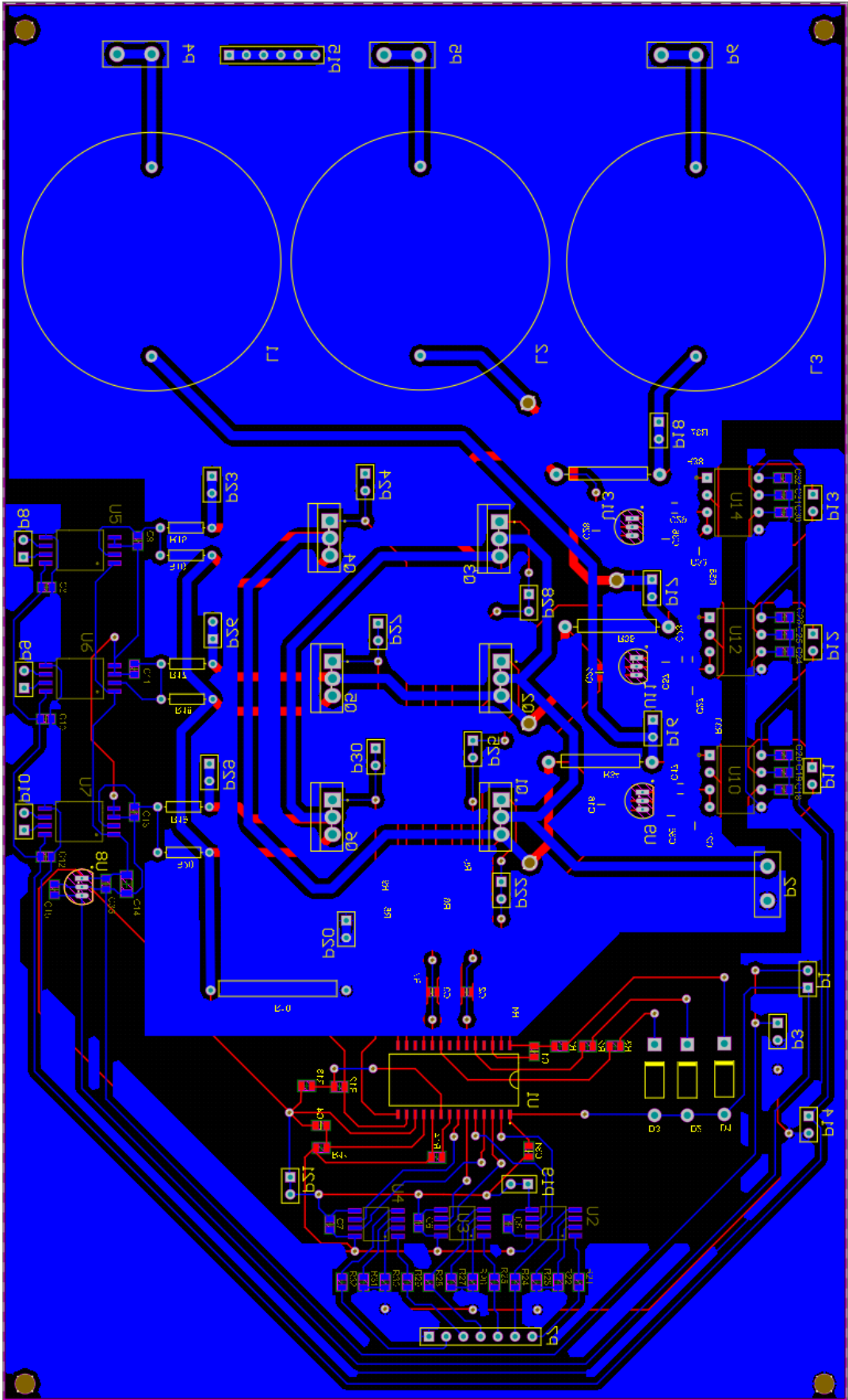


Figura 41: Rutado capa *bottom* con plano de masa

C Fabricación

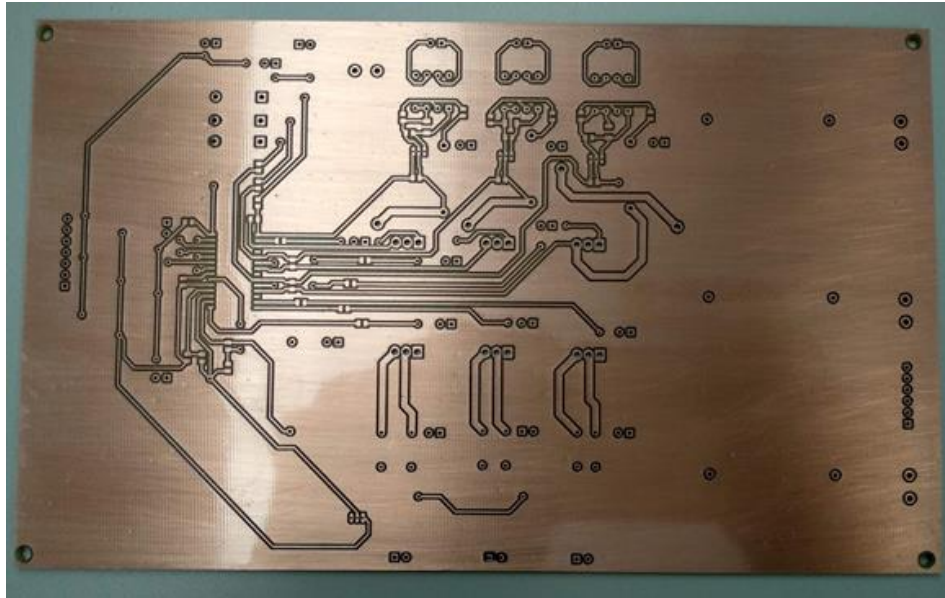


Figura 42: PCB capa *top*

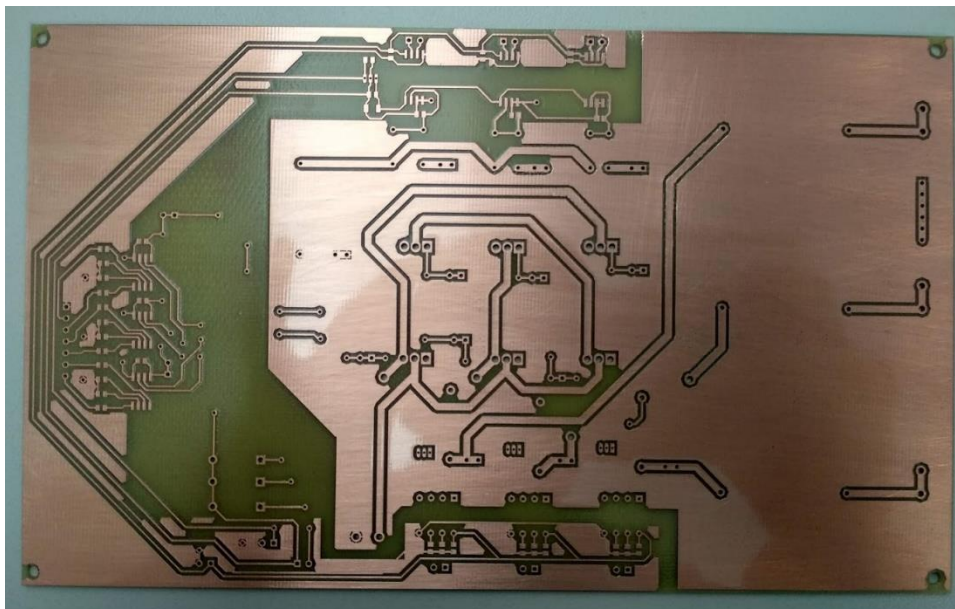


Figura 43 PCB capa *bottom*

D Simulación Simulink

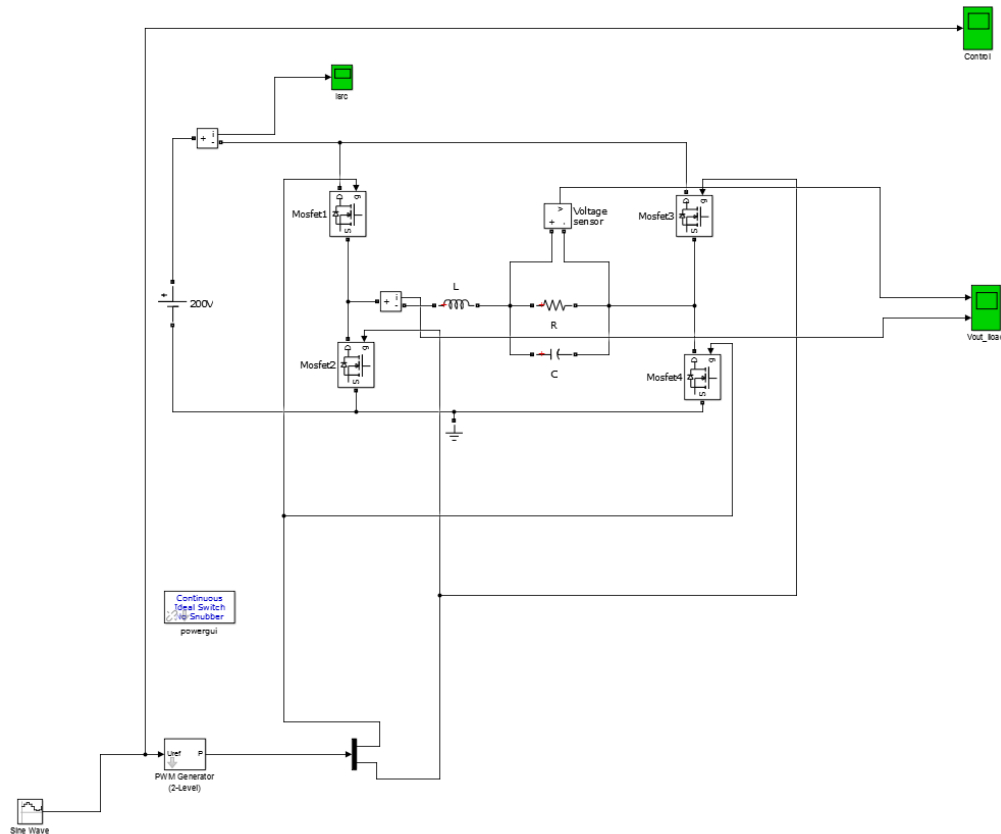


Figura 44: Esquemático de la simulación en Simulink

Parámetros necesarios para realizar la simulación:

$$F = 60 \text{ Hz} = 2 \cdot \pi \cdot 60 = 376,991 \text{ rad/s}$$

$$R = \frac{V_{out}}{I_{out}} = \frac{110}{4} = 27,5 \Omega$$

$$C = 10 \cdot 10^{-6} \text{ F}$$

$$L = \frac{V_{in} \cdot T_S}{4 \cdot \Delta I_{PP}} = \frac{V_{in}}{4 \cdot F_{switch} \cdot I_{out} \cdot \sqrt{2} \cdot rizado} = \frac{200}{4 \cdot 20000 \cdot 4 \cdot \sqrt{2} \cdot 0.2} = 2,20971 \text{ mH}$$

$$D = \frac{1}{2} \cdot \left(\frac{V_{out}}{V_{in}} + 1 \right) = \frac{1}{2} \cdot \left(\frac{110 \cdot \sqrt{2}}{200} + 1 \right) = 0,8889$$

$$\text{Bias}=0,5; \quad \text{Am}=D\text{-Bias}=0,8889-0,5=0,3889$$